



ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ BÖLÜMÜ

ELEKTRONİK LABORATUARI II DENEY FÖYÜ

Arş. Gör. Eralp ŞENER

Arş. Gör. Mustafa YILMAZ

İçindekiler

Genel Bilgiler ve Uyarılar.....	
Deney Raporunun Hazırlanması	
Laborauvar Malzeme Listesi	
DENEY NO:1 Bipolar Transistör (BJT) Karakteristiği	
DENEY NO:2 Ortak Emiterli Yükselteç ve Frekans Cevabı	
DENEY NO:3 Fetli Kuvvetlendiriciler..	
DENEY NO:4 Güç Kuvvetlendiricileri.....	
DENEY NO:5 İşlemsel Yükselteçler ve Uygulamaları	
DENEY NO:6 Opampli Aktif Filtre Uygulaması.....	
DENEY NO:7 Geri Beslemeli Kuvvetlendiriciler	
EK:1 KATALOGLAR.....	

GENEL BİLGİLER ve UYARILAR

1. Laboratuvar belirtilen saatler doğrultusunda başlayacak ve 10 dakikadan fazla geç kalan öğrenci laboratuvara katılamayacaktır. Geç kaldığı süre içerisinde varsa yapılan quiz sınavı bu sınava girme hakkını kaybedecektir.
2. Laboratuvar saatlerinde deney gruplarından başka öğrencilerin laboratuvarında bulunması yasaktır.
3. Laboratuvara gelmeden önce öğrencilerin o gün yapacakları deneye ait deney föyünü dikkatle okumaları, deneyle ilgili teorik bilgileri çeşitli kaynaklardan öğrenmiş olmaları gereklidir.
4. Laboratuvara gelmeden önce öğrencilerin o gün yapacakları deneye ait teorik çalışmaların ve deneyde alınacak sonuçları işlemek için tablo ve/veya milimetrik kağıt, logaritmik kağıt hazırlayıp gelmeleri gereklidir.
5. **Her öğrenci** deneye gelmeden önce o haftaki deneyin “ön hazırlık” ödevini yapmakla sorumludur.
6. **Her öğrenci** yapılan deney için bir deney raporu hazırlar ve bir hafta sonra deney saatine kadar aşağıda belirtilen şekilde öğretim elemanına ulaştırılmalıdır. .
7. Ön hazırlık ödevleri ve deney raporları üzerinden notlandırma yapılacaktır. Bu çalışmalar bireysel yapılmalıdır. Diğer ödev ve raporlarla aynı gelen çalışmalara notlandırma uygulanmayacaktır. İnternet üzerinden “kopyala yapıştır” ve birebir aynı gelen rapor ve ön hazırlıkların puan değerlendirmesi 100 üzerinden sadece 5 puan olarak sisteme işlenecektir.
8. Deneye başlamadan önce, deney süresince veya deneyden sonra her öğrenciye o gün sorumlu olduğu deneyle ilgili sorular sorulabilir. Bu, deneyin yürütülüşü sırasında gösterilen başarı ile birlikte değerlendirilerek öğrenciye performans notu olarak yansiyacaktır.
9. Dönem sonunda öğrencinin girmedığı deney sayısı birden fazla ise, öğrenci geçerli not ortalamasını tuttursa bile **o dönem başarısız sayılır**.
10. Deneyde kullanılan aletler ve gerekli deney düzeni masa üzerinde bulunacaktır. Ancak gerekli görülen hallerde alet ve diğer malzemeler görevlilerden istenebilir. Deney masaları arasında alet alış veriş kesinlikle yasaktır.
11. Deney montajları mümkün olduğu kadar kısa iletkenlerle derli toplu kurulmalıdır.
12. Deney sırasında ölçü aletlerinin zarar görmemesi için çok dikkatli olunması gerekir.

DENEY RAPORUNUN HAZIRLANMASI

Yapılan deneyler hakkında öğrenci tarafından hazırlanacak olan rapor, bir mühendisin yaptığı deneyde elde ettiği sonuçların belli bir disiplin ve düzen içinde diğer meslektaşlarına aktarmasını sağlayacak, tamamen anlaşılır ve belli kurallara bağlı olarak yazılmış bir metindir. Bu nedenle deney raporlarının öğrencilere yaptırılmasındaki amaç da bu bakış açısında ele alınmalıdır.

1. Bir deney raporu aşağıdaki ana bölümleri kapsar:
 - a. Deneyin amacı: Deneyin yapılması ve sonuçları sunulmasındaki ana amaç ve varsa bu amacı tamamlayıcı veya buna ek unsurlar raporun başında kısaca açıklanacaktır.
 - b. Ölçme sonuçları: İlgili ölçü düzenine ait çeşitli ölçme amaçları için elde edilen sonuçlar düzenli tablolar halinde ölçü şartları ile birlikte verilecektir.
 - c. Raporla istenenler: Ölçü ve sonuçları ile ilgili hesaplar eğrilerin çizilerek sunulması, sonuçları değerlendirilmesi, ölçü sonuçlarından hesapların sunulması bu bölümde yapılacaktır.
 - d. Sonuç bölümü: Öğrencinin deney hakkındaki genel izlenimi deneyin aksayan hakkındaki fikirleri ve elde edilen sonuçların yorumu bu bölümde yapılacaktır.
2. Raporlar yukarıda açıklandığı gibi 4 ana bölüm altında düzenlenecektir. Raporlar ve ön hazırlıklar yazılı olarak toplanacaktır.
3. Raporun değerlendirilmesinde rapor düzeni de dikkate alınacaktır.
4. Deneyi yaptıran araştırma görevlisi deney föyündeki sorular ile kendi hazırladığı sorulardan bir kısmını veya tamamını raporu hazırlayacak öğrenciden bilgi düzeyini arttırmak için, yazılı olarak cevaplamasını isteyebilir.

LABORATUAR MALZEME LİSTESİ

MALZEME ADI	ADEDİ
BC108, BC237, BC238, BD135, BD136	5
4007 Mosfet	2
BF245 JFET	5
1N4001 Diyot	3
LM324 OPAMP	3
2N2222 npn transitör	5
2Mohm direnç	2
110k direnç	3
1k direnç	5
1.2k direnç	3
150k direnç	3
120k direnç	3
100k direnç	3
87k direnç	2
9.1k direnç	2
3.3k direnç	2
8.2k direnç	2
180k direnç	2
47k direnç	2
27k direnç	2
4.7k direnç	2
270k direnç	2
3.9k direnç	2
5.6k direnç	2
33k direnç	2
3.3k direnç	2
68k direnç	2
680k direnç	2
22k direnç	2
12k direnç	2
11k direnç	2
15k direnç	2
1.5k direnç	3
7.5k direnç	2
2.2k direnç	2
10k direnç	3
120 Ω direnç	3
560 Ω direnç	2
100 Ω direnç	3
24 Ω direnç	3
1k, 10k ve 100k potansiyometre	Birer adet
10 μ F kapasitör	3
330 μ H bobin	3
1nF kapasitör	3
0.1 μ F kapasitör	3
2.2 μ F kapasitör	3

22 μ F kapasitör	3
100nF kapasitör	3
10nF kapasitör	3
22nF kapasitör	3
4.7nF kapasitör	3
1 μ F kapasitör	3
220pF kapasitör	3
LM741 OPAMP	3
Multimetre	İsteğe Bağlı
Krokodil uçlu bağlantı kablosu	2
Breadboard	1

~~Breadboard~~

DENEY-1 BİPOLAR TRANSİSTÖR (BJT)

ÖN HAZIRLIK

- 1) $v(t) = 5 + 3 \cdot \sin(200\pi t)$ işareti veriliyor.
 - a) İşaretin periyodunu saniye, açısal frekansını radyan/saniye cinsinden hesaplayınız.
 - b) Bu işaret laboratuvarında kullandığınız fonksiyon üreticinin çıkışı ise, üretic ekranındaki frekans bölmesinde hangi değer okunurdu?
 - c) İşaretin ortalaması, DC değeri, efektif değeri (RMS) nedir?
 - d) Sinüsoidal işaretin genliği, tepe değeri ve tepeden tepeye değeri nedir?
 - e) İşaretin DC ve AC kuplajlı osiloskop ekranında nasıl görüneceğini çiziniz.
- 2) B(t) işareti, ilk sorudaki V(t) ile aynı frekansta, genliği 1 V, DC değeri 2 V ve V(t) ile arasındaki zaman farkı 20 ms (geride) olduğuna göre B(t)'nin matematiksel ifadesini yazınız. B(t) ile V(t) işaretini aynı grafik üzerinde gösteriniz.
- 3) BC548B transistörünün katalogunu (datasheet) internette bularak inceleyiniz.
 - a) Katalog hangi firmaya aittir?
 - b) Transistörün tipi (PNP ya da NPN) nedir?
 - c) Maksimum kollektör akımı ne kadardır, bu akım aşılsa ne olur, neden?
 - d) V_{CE0} , V_{CB0} değerleri ne kadardır, bu değerler neyi gösteriyordu?
 - e) DC akım kazancı h_{FE} ne kadardır? Bu değer hangi koşul(lar) için verilmiştir?
 - f) Küçük akım kazancı (h_{fe}) değeri hangi aralıktadır. Neden sabit bir değer verilmemiştir?
 - g) Transistör için h_{FE} ile h_{fe} aynı şeyleri mi ifade eder, farkları nedir?
 - h) Transistörün bacak bağlantılarını gösteren şemayı çizerek deneye getiriniz.

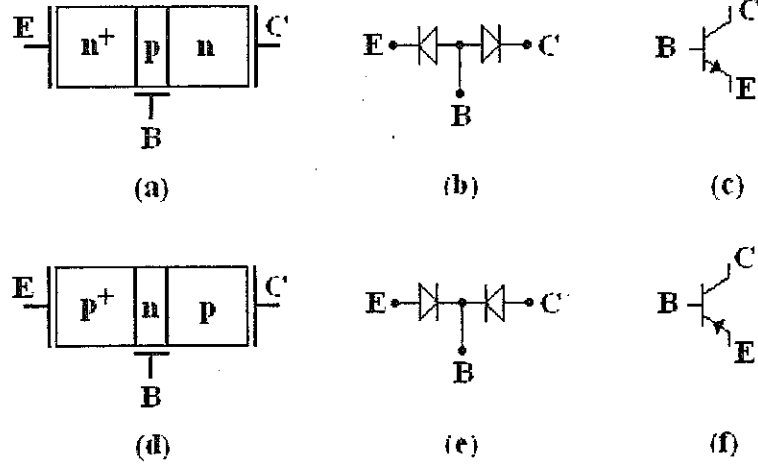
NOT: Deneye gelmeden önce yukarıdaki soruları cevaplamış, transistörü, eşdeğer devresinin nasıl çizileceğini, frekans cevabı, Bode eğrisi, faz farkı kavramlarını ve deneyde ne yapacağınızı anlamış olmanız gerekmektedir. Bu konularda eksikliğiniz varsa deneyin size bir faydası olmayacaktır. Bu nedenle deney başlangıcında yapılacak kısa sınavda başarılı olamayan öğrenciler deneye devam edemeyeceklerdir.

DENEY-1 BİPOLAR TRANSİSTÖR (BJT)

Amaç: Transistör öz eğrisinin ölçülmesi, transistörlü bir kuvvetlendiricinin giriş empedansı, frekans karakteristiği (genlik, faz) ve kazancının incelenmesidir.

Gerekli önbilgi: pn eklemi, eşdeğer devre kavramı, kullanımı, Bode diyagramları.

Transistör: Transistör Şekil 1-a'da gösterildiği gibi peş peşe gelen n, p ve n katmanlarından oluşmuştur ve bu yapıdaki transistör "nnp tipi transistör" olarak isimlendirilir.

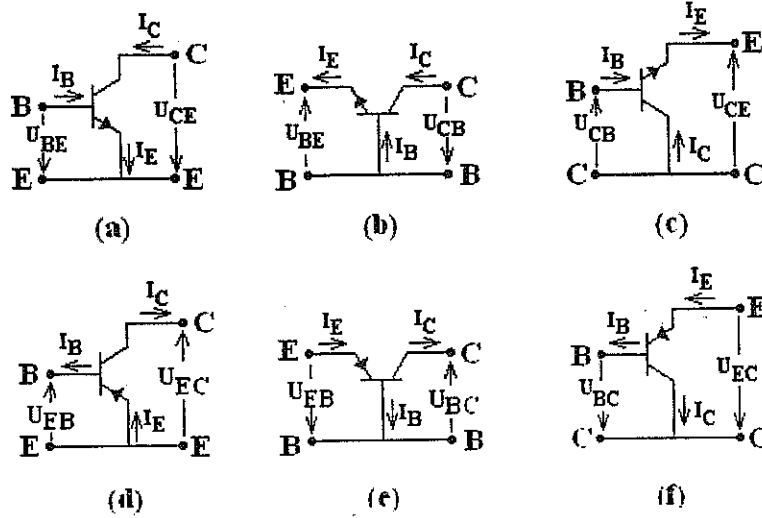


Şekil 1

Şekil 1-a'dan görüldüğü gibi npn transistörü, anotları birbirine bağlanmış iki diyot gibi düşünebilirsiniz. Fakat bu, iki diyodu sırt sırta bağlayarak bir transistör yapabileceğiniz anlamına gelmez. Yapının bir transistör olarak etkin olabilmesi için her iki eklemeyi aynı yarıiletken içinde, arada, bir süreksizlik olmaksızın yer alması gerekir. Soldaki n bölgesinin sağdakine göre çok daha fazla katkılanmış olduğunu vurgulamak için bu bölge n ile değil de n⁺ ile gösterilmiştir ve emetör olarak isimlendirilir. Sağdaki n bölgesi ise kollektörü oluşturur ve aradaki 0.1 - 2 µm kalınlığındaki p katmanı baz bölgesi olarak isimlendirilir. npn transistörün sembolü Şekil 1-c'de verilmiştir. Benzer şekilde p, n ve p katmanlarının arka arkaya getirilmesiyle oluşturulan pnp tipi transistör, yapısı ve sembolü Şekil 1-d,e,f'de verilmiştir.

— NPN PNP Transistör

Emetör (E), baz (B) ve kollektörün (C) elektrotlarından birinin ortak kullanılması ile, Şekil 2' de gösterildiği gibi transistör iki kapılı bir devre elemanı olarak yorumlanabilir.



Şekil 2

Şekil 2-a,b,c'de sırasıyla emetör, baz ve kollektör montajı olarak isimlendirilen iki kapılılar gösterilmiştir. Şekil 2-d,e,f'de ise aynı devreler pnp tipi transistör için verilmiştir. Bu devrelerde elektrotlar arası gerilim ve akımlar ile bunlar için seçilen pozitif yönler gösterilmiştir. Yönlerin seçiminde aşağıdaki kurallar geçerlidir.

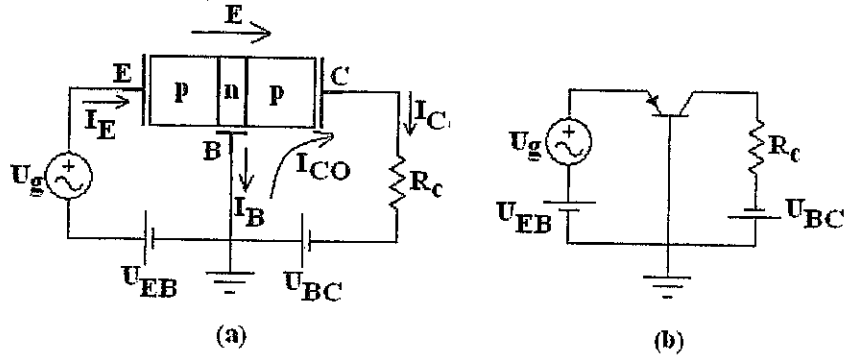
- 1) Transistör sembolünde emetör elektrodu üzerindeki ok emetör akımının pozitif yönünü tanımlar.
- 2) Transistörü bir düğüm noktası gibi düşünerek

$$I_E = I_B + I_C \quad (1)$$

düğüm denklemini yazabilirsiniz. Bu sayede bilinen emetör akımı yönünden kalkınarak diğer iki elektrodun pozitif akım yönlerini bulabilirsiniz.

- 3) Transistörün kuvvetlendirici olarak etkin olabilmesi için emetör baz eklemi (kısaca EB eklemi) iletim, baz kollektör eklemi (kısaca BC eklemi) tıkama yönünde kutuplanmalıdır. Bu koşulu sağlayacak şekilde kutuplanmış transistörün aktif kipte çalıştığını söyleriz. Elektrotlar arası gerilimlerin pozitif yönleri aktif kipte çalışan transistörde gerilimler pozitif sayılar olacak şekilde seçilir. Gerilim sembollerinde alt indisteki ilk harf, potansiyeli yüksek olan elektrodu gösterir.

Transistörün çalışmasını kavramak için aktif kipte kutuplanmış pnp transistörü göz önüne alınız.(Şekil 3)



Şekil 3

Şimdilik U_g değişken gerilim kaynağını ve R_c direncini yok sayınız. EB eklemi iletim yönünde kutuplanmış olduğundan emetörden baza delikler enjekte edilir. (Tabii ki bazdan emetöre de elektronlar.) Baza giren delikler kollektöre doğru yayılırlar. Yolculukları sırasında deliklerden bir kısmı bazda bol sayıda bulunan elektronlarla birleşerek yok olurlar. Bu birleşmede harcanan elektronların yerine baz elektrodu üzerinden yeni elektronlar gelir ki bunlar I_B baz akımını oluştururlar. BC eklemi tıkama yönünde kutuplandığından BC eklemine boşaltılmış bölgesinde şekilde gösterilen yönde bir E elektrik alanı vardır. Bazda CB eklemi kıyısına kadar gelebilen delikler bu alan nedeniyle kollektöre doğru sürüklenirler ve I_C kollektör akımını yaratırlar. Burada anlatılan mekanizma neden (1) bağıntısının geçerli olduğunu açıklar.

Bazda deliklerin birleşerek kaybolmalarının sayısının olabildiğince az olmasını istediğimizden, birleşme olasılığını azaltmak amacıyla baz bölgesini olabildiğince dar yaparız. Böylece

$$\beta = h_{FE} = \frac{I_C}{I_B} \quad (2)$$

Oranı büyük yapılmaya çalışılır. β veya h_{FE} transistörün kısa devre akım kazancı olarak isimlendirilir. h_{FE} 'deki "E" alt indisi bunun emetör montajlı transistörün akım kazancı olduğunu vurgular. Benzer şekilde baz ve kollektör montajlı transistörler için h_{FB} , h_{FC} akım kazançları tanımlanır.

Bir transistörün davranışını belirleyebilmek için elektrot akımları ile elektrotlar arası gerilimler arasındaki ilişkileri vermek yeterlidir. Bu ilişkiler derste görmüş olduğunuz gibi karmaşık ilişkilerse de, pek çok uygulama için;

$$I_E \cong I_{ES} \left(e^{\frac{U_{EB}}{U_T}} - 1 \right) \quad (3)$$

yeterince iyi bir yaklaşıktır. Artan bir emetör akımı ile orantılı olarak baz akımının da artacağı gerçeğinden hareketle baz akımının da U_{EB} gerilimi ile üstel olarak artacağı açıktır.

Emetörden delikler enjekte edilmese de, tıkaama yönünde kutuplanmış olan CB ekleminden I_{CO} ile göstereceğimiz bir tıkaama yönü akımı akar.(Bakınız Şekil 3) Bu akımı da göz önüne alacak olursanız

$$I_C = \alpha_F I_E + I_{CO} \quad (4)$$

Olur ki burada α_F , emetör akımının kollektöre ulaşabilen kısmını göstermektedir. Bu ifadede (1) eşitliğini kullanarak

$$I_C = \frac{\alpha_F}{1 - \alpha_F} I_B + \frac{1}{1 - \alpha_F} I_{CO} \quad (5)$$

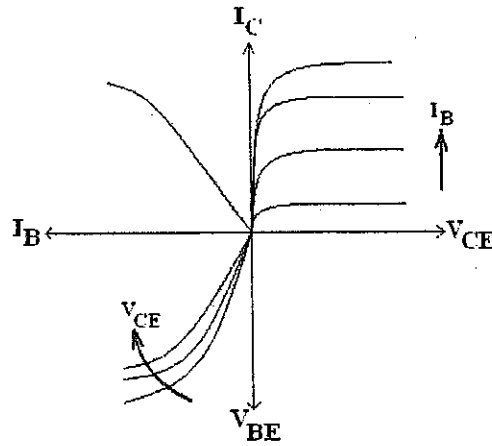
Yazılabilir ki bunu (2) ile karşılaştırırsanız

$$\beta_F = \frac{1}{1 - \alpha_F} \quad (6)$$

Olması gerektiğini ve bunu kullanarak (5) ifadesinin

$$I_C = \beta_F I_B + (1 + \beta_F) I_{CO} = \beta_F I_B + I_{CBO} \quad (7)$$

Biçiminde yazılabileceğini görürsünüz. Çoğu kere I_{CBO} ihmal edilebilecek kadar küçüktür. Elektrotlar arası gerilimler ve akımlar arasındaki ilişkiyi tanımlamanın kolay bir yolu Şekil 4 'te verilen öz eğrilerdir.



Şekil 4-Transistör öz eğrileri
(Eğriler emetör montajlı npn transistör için verilmiştir.)

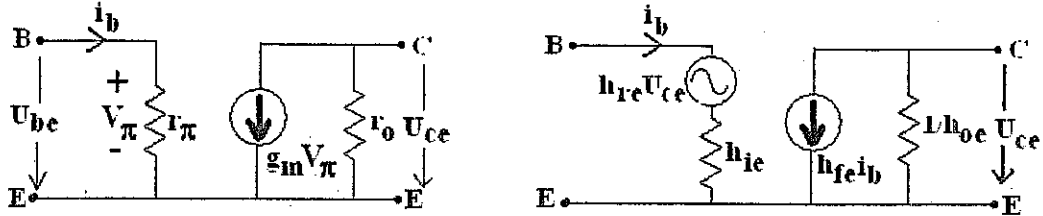
Transistörün değişken işaretlere davranışını kavramak için Şekil 3'te verilmiş olan U_g değişken gerilim kaynağını işe katalım. Bir an için U_g 'nin artmakta olan pozitif bir gerilim olduğunu varsayınız. Bu gerilim U_{EB} 'ye eklendiğinden EB eklemi daha büyük bir gerilimle iletim

yönünde kutuplanacağından I_E akımı büyür. I_E-U_{EB} ilişkisi üstel olduğundan, U_g 'deki küçük bir değişim I_E 'de büyük bir değişmeye neden olur. $I_E=I_C$ olduğundan, bu değişim kollektör akımına da yansır. U_g nedeniyle U_{EB} 'deki değişmeyi ΔU_{EB} ve bunun neden olduğu emetör akımındaki değişmeyi ΔI_E ile gösterecek olursak $\Delta I_C=\Delta I_E$ olacaktır. Bu ise I_C akımının yolu üzerindeki R_C direnci uçlarında $R_C\Delta I_C$ kadar bir değişmeye yol açar. R_C kuramsal olarak istenildiği kadar büyük seçilebileceğinden $R_C\Delta I_C>\Delta U_{EB}$ olması kolaylıkla sağlanabilir. ΔU_{EB} 'yi girişe uygulanan gerilim, $R_C\Delta I_C$ 'yi ise bunun çıkışta neden olduğu gerilim olarak yorumlarsanız

$$K = \frac{R_C \Delta I_C}{\Delta U_{EB}} \quad (8)$$

Devrenin gerilim kazancıdır. Bu olgu transistörün gerilim kuvvetlendirici olarak kullanılabilmesini açıklar. $\Delta I_E=\Delta I_C$ olduğundan $K>1$ ise devrenin sadece gerilim kazancı değil, güç kazancı da 1'den büyük olacaktır.

Transistörlerin değişken işaretlere davranışını kolay anlaşılabilir ve hesaplanabilir bir şekle dönüştürmek için eşdeğer devreler kullanılır. Şekil 5'te çok kullanılan iki küçük işaret eşdeğer devresi verilmiştir. Bu isimdeki "küçük işaret" sıfatı, bunların sadece küçük U_g genlikleri için geçerli olduğunu hatırlatmak için eklenmiştir. h parametreleri eşdeğer devresi olarak isimlendirilen sağdaki eşdeğer devre sadece emetör montajlı transistör için verilmişse de (bu nedenledir ki alt indisin ikinci harfi "e"dir) soldaki eşdeğer devreyi herhangi bir montaj için kullanabilirsiniz. Eşdeğer devreler transistörün tipinden (npn ya da pnp olmasından) bağımsızdır. Eşdeğer devredeki parametreler için aşağıdaki bağıntılar geçerlidir.



Şekil 5

$$r_{\pi} = (1 + \beta_F) r_e$$

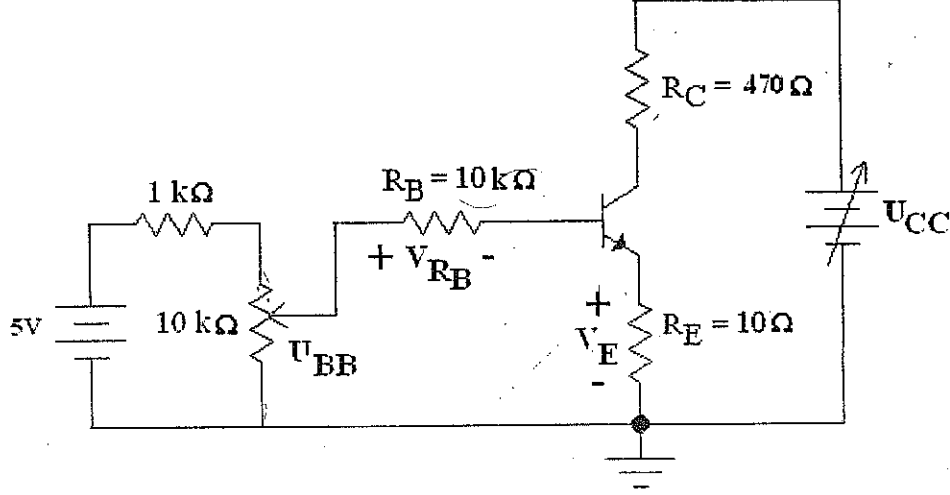
$$g_m = \frac{1}{r_e}$$

$$r_e = \frac{U_T}{I_E} \cong \frac{25 \text{ mV}}{I_E (\text{mA})}$$

$$h_{ie} = r_{\pi} ; \quad h_{fe} = \beta_F$$

DENEY

1. Aşağıda verilen devreyi kurunuz.



Şekil 6

2. U_{CC} gerilimini 12 V'a ayarlayınız.
3. V_E gerilimi 200 mV oluncaya kadar U_{BB} gerilimini yavaşça artırınız. 200 mV değerine ulaştığınız durum için U_{BB} , V_{RB} değerlerini ölçüp Tablo-1'in ilk satırına kaydediniz.
4. U_{BB} gerilimini 10 eşit adımda sıfıra kadar azaltıp her adım için U_{BB} , V_{RB} , V_E gerilimlerini ölçüp Tablo-1'in ilgili yerlerine kaydediniz.

Tablo-1

U_{BB}	V_{RB}	V_E (mV)
		200
		180
		160
		140
		120
		100
		80
		60
		40
		20
		10
		0

5. U_{CC} gerilimini 15 V'a getiriniz. $V_E=10$ mV olacak şekilde U_{BB} 'yi ayarlayınız.
6. U_{BB} gerilimine dokunmadan Tablo-2'de verilen U_{CC} gerilimleri için V_E , V_{RB} gerilimlerini ölçüp sonuçları Tablo-2'ye kaydediniz.
7. Ölçüm sonunda U_{CC} 'yi tekrar 15 V'a alınız. Bu kez $V_E=50$ mV olacak şekilde U_{BB} 'yi ayarlayınız. 6.adımı tekrarlayınız. Yine aynı yolla $V_E=100$ mV ve $V_E=200$ mV değerleri için Tablo-2'yi doldurunuz.

Tablo-2

$U_E=10mV$			$U_E=50mV$			$U_E=100mV$			$U_E=200mV$		
U_{RB}	U_E	U_{CC}	U_{RB}	U_E	U_{CC}	U_{RB}	U_E	U_{CC}	U_{RB}	U_E	U_{CC}
		15			15			15			15
		10			10			10			10
		5			5			5			5
		2			2			2			2
		1			1			1			1
		0.6			0.6			0.6			0.6

Deney - 2

ORTAK EMETÖRLÜ YÜKSELTEÇ ve FREKANS CEVABI

DENEY MALZEMELERİ:

BC237 npn transistör

87k Ω , 9.1k Ω , 3.3k Ω , 8.2k Ω , 2x1k Ω , 10 k Ω 'luk potansiyometre

2x10 μ F 1nF kondansatör

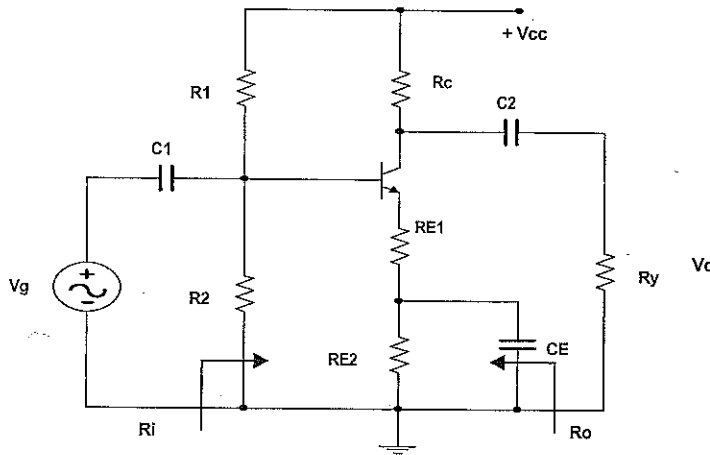
bağlantı telleri ya da krokodiller

NOT: Devre elemanlarının yanma olasılığına karşın önemli olanların yedeğinin alınması tavsiye edilir.

GİRİŞ: Bir işaret kaynağı tarafından girişine uygulanan küçük genlikli işaretleri, çıkış ucuna bağlı bulunan yüke, kuvvetlendirerek veren devreye yükselteç adı verilir.

Yarıiletken devre elemanlarının istenen çalışma noktasında çalışması için uçlarına belirli bir DA işareti uygulanmalıdır. Örneğin Silisyumdan yapılmış 1N4001 diyodunun iletime geçmesi için en az 0.6-0.7V' luk bir gerilimin uygulanması gerekir. Aynı şekilde yükselteçlerde kullanılan transistörlerin baz uçları, dirençler kullanılarak öngerilimlenir. Devrede kullanılan transistörün kutuplama akım ve geriliminin değeri devrenin kullanım alanına göre seçilir.

Kuvvetlendiricinin girişine küçük genlikli değişken işaret yani ac işaret uygulanmadan önce DA besleme kullanarak transistörün istenilen çalışma noktasında çalıştırılması amaçlanmaktadır. Girişte işaret yokken devrenin çektiği akımlara boşa çalışma ya da sükunet(quiscent) akımı adı verilir. Yük doğrusunu çizebilmek için transistörün kesim ve doyumda olduğu noktalar saptandıktan sonra bu iki nokta Şekil 2.3' de görülen grafik üzerinde bir doğru meydana getirecek şekilde birleştirilir. Bu doğruya DA yük doğrusu denir. Belirlenen değerlere göre transistörün çalışma noktaları bu doğru üzerinde olur. Bir transistörün yükselteç olarak çalışması için emetör-baz eklemine ileri, kolektör-baz eklemine ters yönde kutuplanması gereklidir.

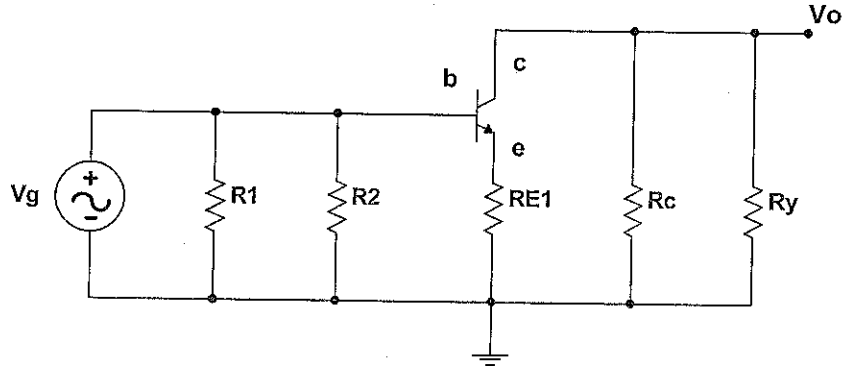


Şekil 2.1. Ortak emetörlü yükselteç

Uygulamada kullanılan yükselteçlerin %90'ı ortak emetörlü yükselteçlerdir. Bu tip çalışmada direnç değerleri V_C gerilimi, V_{CC} besleme geriliminin yarısı olacak şekilde seçilir. Şekil 1' de ortak emetörlü devre görülmektedir. Devrede, çalışma noktası DA akım ve gerilim değerlerinin R_y yükünden ve işaret kaynağından etkilenmemesi için C_1 ve C_2 kondansatörleri kullanılmıştır. Bu kondansatörlere bağlama kondansatörleri denir. Emetör dirençleri R_{E1} ve R_{E2} dirençlerinden oluşmaktadır. C_E kondansatörü, devrede DA bileşenleri yalıtım amacıyla kullanılmaktadır. Bu kondansatör R_{E2} direncine paralel bağlı olduğundan R_{E2} direncini aa işaretler açısından kısa devre etmektedir. C_E kondansatörüne atlatma kondansatörü denir.

Girişte işaret yokken besleme gerilimi verildiğinde devredeki kondansatörler çalışma noktasına karşılık gelen doğru gerilimle dolar. Kondansatörün tanımı gereği, uçları arasındaki gerilim sabit kaldığında akan akım sıfırdır. Buna göre devrenin çalışma noktası büyüklükleri hesaplanırken bağlama ve atlatma kondansatörleri açık devre alınmalıdır. R_1 ve R_2 , baz bölücü kutuplama devresidir. C_E , doğru bileşenler açısından açık devre alındığında $R_E = R_{E1} + R_{E2}$ direnci olduğu görülür.

Devrenin girişine aa işaret uygulandığında kondansatörlerin reaktansı $1/\omega C$, çalışma frekansında devredeki direnç değerlerine göre çok küçük olduğundan bu frekans aralığında C_1 , C_2 ve C_E kısa devre kabul edilir. Besleme gerilimi sabit bir değer olduğundan aa işaretler için kısa devre olduğu kabul edilir. Şekil 2.2' de devrenin aa işaretler eşdeğer devresi görülmektedir.



Şekil 2.2. aa işaretler eşdeğer devresi

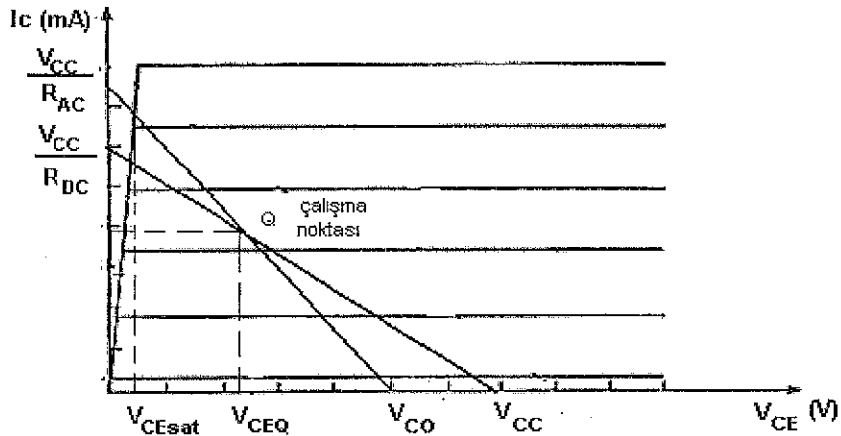
Bu devrede görülen paralel dirençler yerine eşdeğerleri kullanıldığında

$$R_y' = R_C // R_y = \frac{R_C R_y}{R_C + R_y} \quad R_B = R_1 // R_2 = \frac{R_1 R_2}{R_1 + R_2}$$

olacaktır. aa işaretler açısından emetörde bulunan direnç $R_e = R_{E1}$ ' dir. Devrede R_y kuvvetlendiricinin yükü, R_y' ise transistörün kolektörü ile devrenin toprağı arasına gelen aa işaret eşdeğer direncidir. Transistörün kolektör

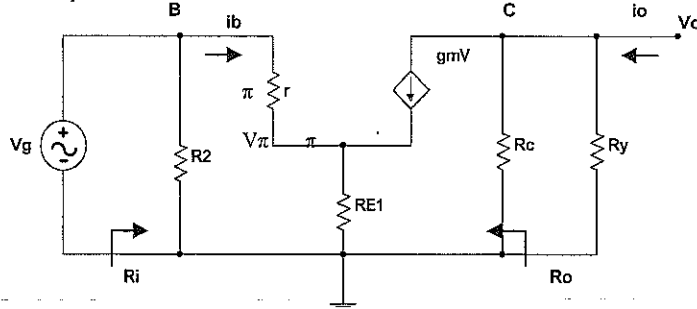
çevrimine giren aa işaretler açısından toplam direnç $R_{AC} = R'_y + R_e$ ile hesaplanır. Transistörün doğru akım yükü R_{DC} , değişken işaret yükü R_{AC} ' dir. R_{DA} , R_C ve R_E dirençleri toplamına eşittir.

Transistörün girişine aa işaret uygulanmadığında kolektör akımı I_C ve kolektör-emetör gerilimi V_{CE} gerilimi çalışma noktası Q' ya karşılık gelen değerdir. aa işaret uygulanınca I_C akımı, R_C ve R_y arasında paylaşılır. Bu yüzden V_{CE} gerilimi R_{AC} direncinin değişiminden etkilenmektedir. Hem aa yük doğrusu hem de DA yük doğrusu çalışma noktasından geçmektedir. DA yük doğrusu yatay eksen V_{CC} değerinde keserken, aa yük doğrusu yatay eksen V_{CO} değerinde kesmektedir. Bunun sebebi R_{AC} ve R_{DC} değerlerinin birbirinden farklı olmasıdır. $R_{AC} < R_{DC}$ dir ve $V_{CO} < V_{CC}$ olacaktır. DA yük doğrusundan $V_{CC} = V_{CEQ} + R_{DC} I_{CQ}$, aa yük doğrusundan $V_{CO} - V_{CEQ} = R_{AC} I_{CQ}$ bağıntıları elde edilir. Yükselteç girişine aa işaret uygulandığında V_{CEQ} gerilimi civarında en fazla V_{CO} en az V_{CEsat} değerinde olabilir. Genellikle $V_{CEQ} - V_{CEsat}$ ile $V_{CO} - V_{CEQ}$ değerleri birbirinden farklıdır. Bu farklılık girişten uygulanabilecek işareti sınırlamaktadır. Kırılmızsız maksimum genlik, bu değerlerden küçük olan tarafından belirlenir. R_B direncinin değeri normal değerinden büyük seçilirse çıkış işaretinin pozitif alternansında kırılma, küçük seçilirse negatif alternansında kırılma gözlenir. Nedenini araştırınız.



Şekil 2.3. Transistörün yük doğruları

Şekil 2.2' de verilen devrede transistörün aa eşdeğer modeli yerine konulursa Şekil 2.4' deki eşdeğer devre elde edilir. Bu devrenin akım ve çıkış gerilimi ifadeleri $i_o = g_m V_\pi$, $V_o = -R_y i_o$ eşittir. Bağıntıda bulunan (-) işareti gerilim transfer yönü ile akım yönünün birbirine ters olmasındandır.



Şekil 2.4. transistörün aa modelinin yerine konması ile elde edilen devre

Giriş kısmına bakarak aşağıdaki denklemler yazılır.

$$\begin{aligned} V_{\pi} &= r_{\pi} i_b \\ -V_g + i_b r_{\pi} + (i_b + g_m V_{\pi}) R_e &= 0 \\ V_b = i_b r_{\pi} + (i_b + g_m V_{\pi}) R_e \end{aligned}$$

Akım kazancı $A_i = \frac{i_o}{i_b} = \beta_o'$ a eşittir. Ortak emetörlü bir yükseltecin gerilim kazancı β_o' a bağlıdır. Bu parametre sıcaklık, üretim ve transistörün kullanım süresi gibi faktörlere bağlıdır. Bu yüzden devreler tasarlanırken gerilim kazançlarının bu parametreden etkilenmemeleri sağlanmaya çalışılır. Bunun en kolay yöntemlerinden biri R_E emetör direnci kullanmaktır.

$$\begin{aligned} i_o = \beta_o i_b &\Rightarrow \beta_o = \frac{g_m V_{\pi}}{i_b} \\ V_b = i_b (r_{\pi} + (1 + \frac{g_m V_{\pi}}{i_b}) R_e) &= i_b (r_{\pi} + (1 + \beta_o) R_e) \\ R_i = \frac{V_b}{i_b} // R_B = (r_{\pi} + (1 + \beta_o) R_e) // R_B \end{aligned}$$

Bu denklemlerden yararlanarak A_v gerilim kazancının bağıntısı aşağıdaki gibi elde edilir.

$$\begin{aligned} A_v = \frac{V_o}{V_g} = \frac{V_o}{V_b} = \frac{-R_y i_o}{i_b (r_{\pi} + (1 + \beta_o) R_e)} &= \frac{-R_y \beta_o i_b}{i_b (r_{\pi} + (1 + \beta_o) R_e)} = \frac{-R_y \beta_o}{(r_{\pi} + (1 + \beta_o) R_e)} \\ r_{\pi} \ll (1 + \beta_o) R_e &\Rightarrow A_v = \frac{-R_y \beta_o}{(1 + \beta_o) R_e} \\ \beta_o \approx \beta_o + 1 &\Rightarrow A_v \approx -\frac{R_y}{R_e} \end{aligned}$$

Bu bağıntılardan açıkça görülüyor ki; kazanç negatif olmaktadır. Kazancın negatif olması ile giriş işareti ile çıkış işareti arasında 180° lik bir faz farkı vardır. Diğer bir deyişle giriş pozitif yönde değişirken çıkış negatif yönde değişecektir. R_E emetör direncinin devrede bulunması ile gerilim kazancının β_o' ya olan bağımlılığı ortadan kaldırılmıştır. Ortak emetörlü yükselteçlerin gerilim kazançları yüksek, giriş ve çıkış dirençleri orta değerdedir.

Bağıl Kazanç ve Desibel Tanımı:

Gerilim kazancının yada diğer kazançların yükselteçlerde logaritmik büyüklük olarak tanımlanması bir çok durumda faydalı olur. Bu gösterilişte kazancın modülü kullanılır. Logaritmik ölçeklendirmede esas alınan güç kazancı dB(desibel) cinsinden ifade edilir. dB cinsinden güç kazancı $K_G = 10 \log \frac{P_y}{P_i}$ dir.

Güç kazancına benzer bir şekilde gerilim kazancı $K_v(\text{dB}) = 20 \log|K_v|$, akım kazancı $K_I(\text{dB}) = 20 \log|K_I|$ şeklinde ifade edilir. Bu bağıntı güç kazancının gerilim ve gerilim kazançlarının karesi ile orantılı olmasından yararlanarak elde edilmiştir. Giriş direnci R_i çıkış direnci R_o olan bir yükselteçte güç kazancı

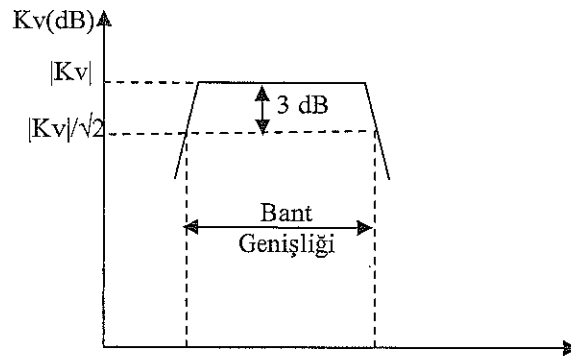
$$K_g(\text{dB}) = K_v + 10 \log \frac{R_i}{R_o} = K_I + 20 \log \frac{R_y}{R_i} \text{ dir.}$$

$R_i=R_y$ olması halinde bu üç kazanç ifadesi birbirine eşittir.

Bir Yükseltecin Frekans Karakteristiği:

Frekans eğrileri bir devrenin kazancının veya herhangi bir transfer büyüklüğünün modülü ve fazının değişimlerini veren eğriler olarak tanımlanır. Bir gerilim kuvvetlendiricisinin girişine küçük genlikli ve f frekanslı bir sinüzoidal işaret uygulandığını düşünelim. İşaretin genliği sabit tutularak frekansı değiştirilirse geniş bir frekans bölgesinde çıkış gerilim genliğinde sabit kaldığı görülür. Daha yüksek frekanslara doğru gidildiğinde çıkış genliğinde azalma ortaya çıkar. Benzer bir azalma yükseltecin iç yapısına bağlı olarak alçak frekanslarda meydana gelir. Çıkış işaretinin genliğinin frekansla değişimini veren grafiğe yükseltecin genlik-frekans ya da yükselteç kazancının frekansla değişimini veren grafiğe kazanç-frekans eğrisi denir. Frekans eğrilerinde yatay eksen frekansa göre genellikle logaritmik olarak ölçeklendirilir. Düşey eksen lineerdir. Kazancın sabit kaldığı bölgedeki değerinin modülünün $1/\sqrt{2}$ ' sine düştüğü frekanslara alt ve üst kesim frekansları, bu iki frekans arasında kalan bölgeye 3dB bant genişliği denir.

Kazanç-frekans eğrileri çıkartılırken giriş işaretinin genliği sabit tutulup frekansı değiştirilerek çıkış gözlenir. Her frekans değeri için kazanç hesaplanır. Hesaplanan kazanç değerleri dB' e çevrilir. Düşey ekseninde kazanç değerleri yatay ekseninde frekans değerleri olacak şekilde eğri çizilir.



Şekil 2.5. Kazanç Frekans Eğrisi

ÖN HAZIRLIK

Devreleri simülasyon programlarında gerçekleyiniz.

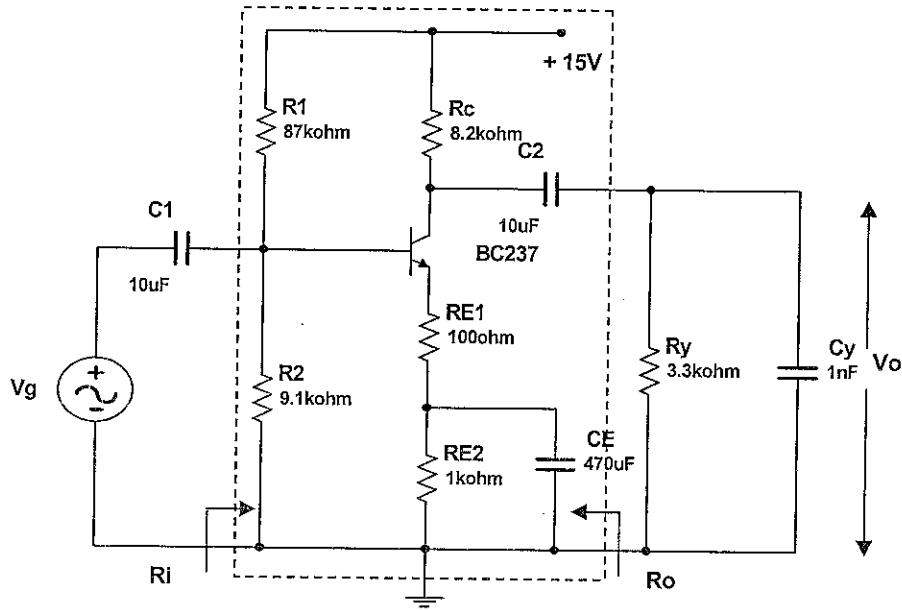
1. BC237'nün deneyde ve raporda yapacağınız teorik hesaplarda kullanabileceğinizi düşündüğünüz katalog bilgilerini araştırınız.
2. Deneyde kullanılacak olan ortak emetörlü devrenin C_E kondansatörü devrede ve değil iken durumlarında V_o/V_g gerilim kazancını, R_i giriş direncini ve R_o çıkış direncini hesaplayınız.

DENEYİN YAPILIŞI:

1. Transistor ün h_{FE} ' sini avometre yardımı ile ölçerek kaydediniz.

$h_{FE} =$

2. Şekil 2.6' daki ortak emetörlü yükselteç devresini kurunuz. Devreye giriş işaretini uygulamadan önce C_E kondansatörü devrede ve değil iken V_B , V_C , V_E , V_{CE} ve V_o gerilimlerini ölçüp aşağıdaki tabloya kaydediniz. Ölçtüğünüz değerler ile teorik hesaplamalarınızı karşılaştırıp yorumlayınız.



Şekil 2.6. Ortak emetörlü yükselteç

Tablo 1

	C_E devrede varken					C_E devrede yokken				
	$V_B(V)$	$V_C(V)$	$V_E(V)$	$V_{CE}(V)$	$V_o(V)$	$V_B(V)$	$V_C(V)$	$V_E(V)$	$V_{CE}(V)$	$V_o(V)$
Ölçüm										
Hesap										

3. Devrenin girişine uygulamak üzere sinyal kaynağını frekansı 5 kHz, genliği 20mV olan sinüs işaretine ayarlayınız. C_E kondansatörü devrede bağlı iken V_o çıkış gerilimini ve V_g giriş geriliminin osiloskopta aynı anda gözleyip kaydediniz. Aynı işlemi C_E kondansatörünü devreden çıkarıp tekrarlayınız. Ölçümlerinizi yararlanarak V_o/V_g gerilim kazancını hesaplayınız ve faz farkı olup olmadığına bakınız. Devrenin ortak emetörlü olarak çalışıp çalışmadığını yorumlayınız ve teorik hesaplamalar ile karşılaştırınız.

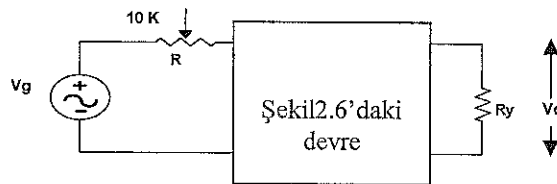
4. Şekil 2.6' daki devrenin giriş gerilimi(V_g) genliğini 20mV' da sabit tutup frekansını 10Hz' den başlayarak 500kHz' e kadar arttırarak çıkış gerilimlerini ölçüp, aşağıdaki tabloya kaydediniz. Kazanç(db)-frekans(KHz) eğrisini logaritmik olarak ölçeklendirerek çiziniz. Alt kesim, üst kesim frekanslarını ve band genişliğini bulunuz.

Tablo2

Frekan	$V_o(V)$	$K_v(V/)$	$K_v(dB)$	Frekan	$V_o(V)$	$K_v(dB)$	$K_v(dB)$

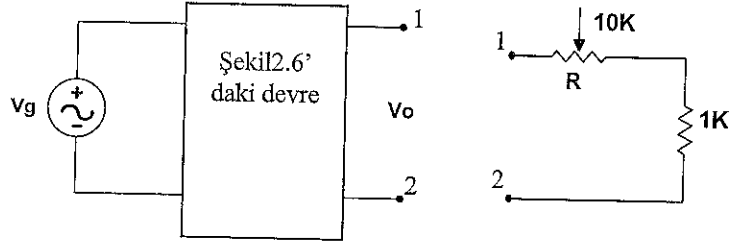
5. Sinyal kaynağından devrenin girişine frekansı 5kHz, genliği 20mV olan üçgen dalga uygulayınız. Giriş gerilimini çıkışta bozulma ve kırılma olmayan bir işaret elde edene kadar attırınız. Bozulmanın olduğu seviyeyi tespit ediniz. Giriş ve çıkışı aynı anda osiloskopta gözleyip kaydediniz. Burada yaptığınız işlem ile çıkışın maksimum salınım aralığını belirleyiniz. aa ve DA yük doğrularını çizerek çıkış maksimum salınım aralığını belirleyiniz.

6. Şekil 2.7' deki düzeneği kurunuz(blok olarak verilen devre Şekil 1' deki kesikli çizgi içindeki devredir). C_E kondansatörü devredeyken R potunu devreye 0Ω olarak bağlayınız. Girişten frekansı 5kHz, genliği 20mV olan sinüs işareti uygulayınız. Çıkış gerilimini(V_o) osiloskopta gözleyip gerilim seviyesini kaydediniz. Giriş gerilimini çıkışta bozulma ve kırılma olmayan bir işaret elde edene kadar attırınız. Giriş gerilimini sabit tutup R potunu attırarak çıkış gerilimini yarıya düşürünüz. R potunu devreden çıkarıp direncini ölçüp kaydediniz. Bu değer yükseltecin giriş direnci R_i ' ye eşittir. Nedeni araştırınız. Ölçüm sonucunu teorik sonuçla karşılaştırıp yorumlayınız.



Şekil 2.7. Giriş direncinin elde edilmesi

7. Şekil 2.8' deki düzeneği kurunuz devrenin çıkışında yük direnci yokken Girişten frekansı 5kHz genliği 20mV olan sinüs işaretini uygulayınız. Çıkış gerilimini (V_o) osiloskopta gözleyiniz. Giriş gerilimini çıkışta bozulma ve kırılma olmayan bir işaret elde edene kadar attırıp gerilim seviyesini kaydediniz. Şekil 2.8' de gösterildiği gibi, R potu 0Ω iken çıkışa $1k\Omega$ seri direnç bağlayınız. Çıkış gerilimini ölçtüğünüz gerilim seviyesinin yarısına kadar arttırınız. R potunu devreden çıkarıp direncini ölçüp kaydediniz. $R_{pot}+1K\Omega$ yükselticinin çıkış direnci R_o ' a eşittir. Nedeni araştırınız. Ölçüm sonucunu teorik sonuçla karşılaştırıp yorumlayınız.



Şekil 2.8. Çıkış direncinin elde edilmesi

Mühendislik Fakültesi * Elektrik-Elektronik Mühendisliği Bölümü
Elektronik Anabilim Dalı * Elektronik Laboratuvarı II

FET.Lİ KUVVETLENDİRİCİLER

1. Deneyin Amacı

FET Transistörlerle yapılan kuvvetlendiricilerin AC ve DC analizlerini öğrenme

2. FET Kuvvetlendiriciler

FET Transistörlerle yapılan kuvvetlendirici devreleri BJT Transistörlerle yapılanlarla benzerlik göstermektedir. FET.lerle yapılan yükselteçler aşağıdaki gibi adlandırılır.

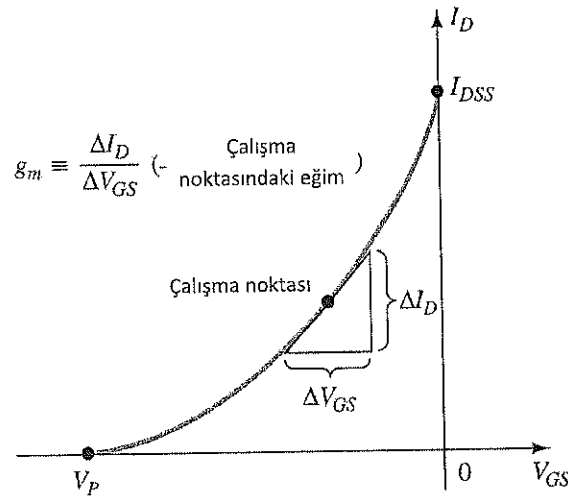
FET	BJT
Ortak Source (Common Source)	Ortak Emmitter (CE)
Ortak Drain (Common Drain)	Ortak Collector (CC)
Ortak Gate (Common Gate)	Ortak Base (CB)

Kuvvetlendiriciler söz konusu olduğunda FET'lerde en önemli özellik iletkenlik sabiti olan g_m parametresidir.

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}}$$

Denklem 1

Denklem 1'den de görüldüğü üzere iletkenlik sabiti V_{GS} voltajındaki değişime bağlı olarak Drain akımındaki değişim miktarını vermektedir.



Şekil 1. g_m değerinin grafiksel gösterimi

$$g_m = \frac{2I_{DSS}}{|V_P|} \left[1 - \frac{V_{GS}}{V_P} \right]$$

Denklem 2

FET'li kuvvetlendiricilerin bir diğer özelliği ise giriş ve çıkış empedans değerleridir. Bu parametreler bakımından BJT transistörlere göre oldukça avantaj sağlayan FET'lerin giriş ve çıkış empedans değerleri şöyledir.

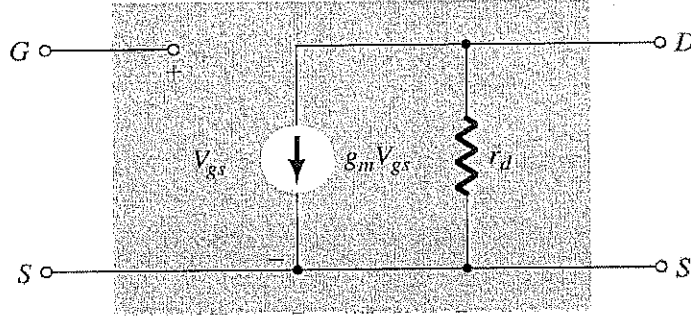
$$\text{Giriş empedansı : } Z_i = \infty \Omega \quad \text{Denklem 3}$$

$$\text{Çıkış empedansı : } Z_o = r_d = \frac{1}{y_{os}} \quad \text{Denklem 4}$$

$$r_d = \frac{\Delta V_{DS}}{\Delta I_D} \Big/ V_{GS} = \text{sabit} \quad \text{Denklem 5}$$

2.1. FET AC Eşdeğer Devresi

FET Transistörlerin kuvvetlendirme özellikleri analiz edilirken AC eşdeğer devresi çizilir. AC eşdeğer devre küçük genlikli ve alternatif akımlı sinyallerde bu transistörlerin davranışı modellenerek oluşturulmuştur. Aşağıdaki şekilde FET AC eşdeğer devresi gösterilmiştir.



Şekil 2. FET AC Eşdeğer Devresi

Devre analizi yapılırken FET transistör gördüğümüz yere bu eşdeğer devreyi çizmemiz gerekmektedir.

3. JFET Kuvvetlendiriciler

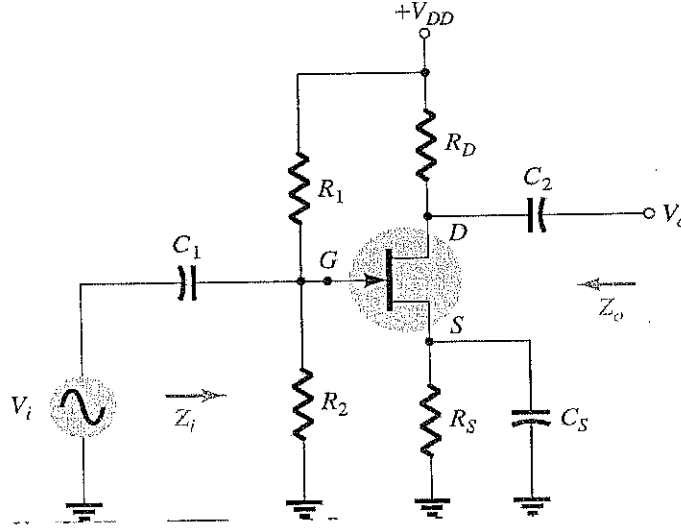
Kutuplama düzenine göre üç farklı guruba ayrılırlar:

- Sabit Kutuplamalı
- Kendi kendine Kutuplamalı
- Gerilim Bölücü Kutuplamalı

CS kuvvetlendiricilerin en çok kullanılan tipi gerilim bölücülü kutuplama düzenidir.

3.1. Gerilim Bölücü Kutuplamalı Common Source (CS) Kuvvetlendiriciler

Aşağıdaki şekilde gerilim bölücülü kutuplama düzenine sahip bir CS kuvvetlendirici gösterilmiştir.

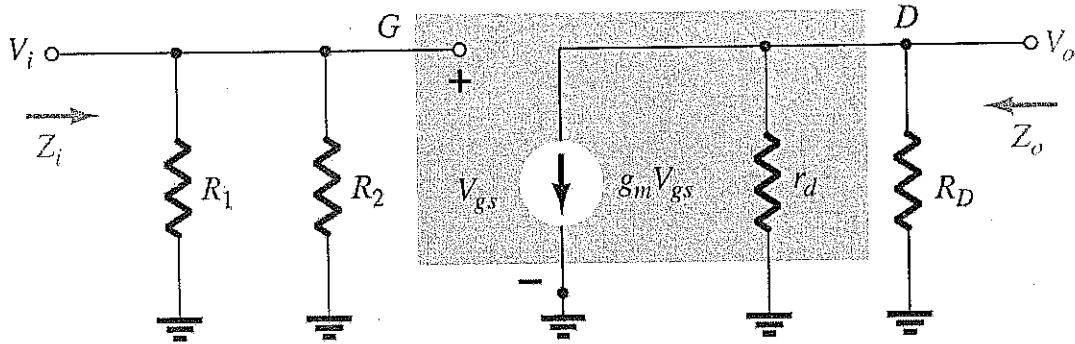


Şekil 3. Gerilim Bölücülü CS Kuvvetlendirici

Bu devrede V_G voltajı, V_{DD} besleme voltajının R_1 ve R_2 dirençleri tarafından belirlenen bir oranda bölünmesiyle elde edilir. Tek bir kaynaktan beslenebilmesi bakımından avantaj sağlayan bu devreler aynı zamanda diğer kutuplama düzenlemelerine göre daha kararlı bir çalışma noktasına sahiptirler.

$$V_G = V_{DD} * \frac{R_2}{R_1 + R_2} \quad \text{Denklem 6}$$

AC eşdeğer devre aşağıdaki gibidir. Renkli arkaplanaya sahip bölge FET transistör ün kendisidir. AC eşdeğer devre çizilirken AC kaynağın olmadığı yerler toprak olarak gösterildiği için R_D ve R_1 dirençleri toprağa bağlanmıştır



Şekil 4. CS Kuvvetlendirici AC eşdeğer devresi

AC analiz yapılırken hesaplanması gereken özellikler Voltaj kazancı ile giriş-çıkış empedans değerleridir. Bu bakımdan incelersek CS yükselteçlerin giriş ve çıkış empedans değerleri şöyle olur:

Giriş Empedansı: $Z_i = R_1 \parallel R_2$

Çıkış Empedansı: $Z_o = r_d \parallel R_D$

$$Z_o \cong R_D / r_d \geq 10R_D$$

Voltaj kazançları ise şöyle hesaplanır:

$$V_i = V_{gs}$$

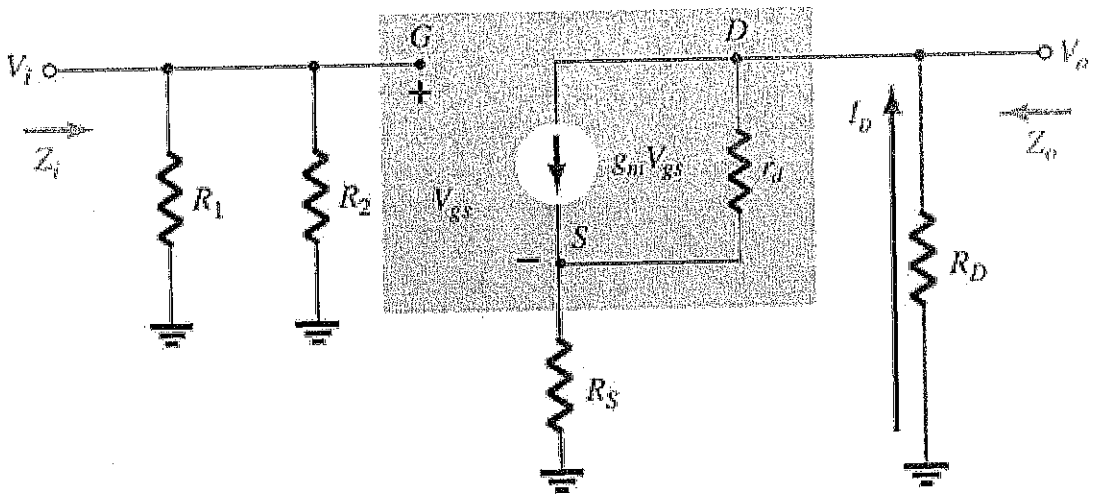
$$V_o = -g_m V_{gs} (R_D \parallel r_d)$$

$$A_V = \frac{V_o}{V_i} = -g_m (R_D \parallel r_d)$$

$$A_V \cong -g_m R_D / r_d \geq 10R_D$$

Bu devrede R_S direnci C_S kapasitesi dolayısıyla ihmal edilmiştir. R_S negatif geribesleme yaparak kararlılığı sağlar ve aynı zamanda V_{GS} kutuplama voltajı için gereken ters voltajı oluşturur. Negatif geri besleme kararlılık sağlarken aynı zamanda kazancı azaltan bir yan etkiye sahiptir. Kararlılık bize DC olarak gerekirken ancak AC olarak kazancı artırmak istemekteyiz. Bu durumu sağlamak amacıyla R_S direncine paralel olarak bağlanacak bir kondansatör AC olarak oradaki geribeslemeyi kaldıracak ve dolayısıyla AC kazanç korunacaktır.

Eğer devreden C_S kapasitesini kaldırırsak devrenin kazancında nasıl bir değişim olur?



Şekil 5. Bypass kapasitesi kaldırılmış CS kuvvetlendiricinin AC eşdeğer devresi

Şekil 5'te yer alan devreden de görüldüğü üzere çıkış gerilimi olan V_o voltajı değişmemekte ancak giriş gerilimi V_i artık V_{gs} değerine eşit olmamaktadır. Yani

$$V_i = V_{gs} \left(1 + \frac{g_m R_S r_d}{R_D + R_S + r_d} \right)$$

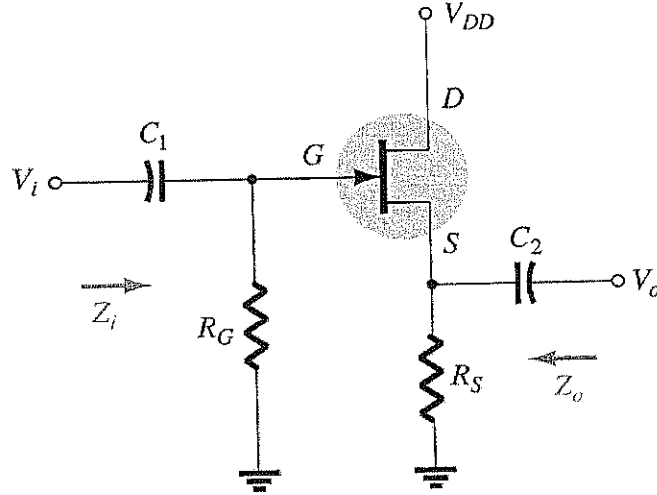
$$V_o = -V_{gs} \frac{g_m R_D r_d}{R_D + R_S + r_d}$$

$$A_v = \frac{V_o}{V_i} = - \frac{g_m R_D}{1 + g_m R_S + \frac{1}{r_d} (R_D + R_S)}$$

Görüldüğü gibi voltaj kazancı, CS kapasitesi kaldırıldığında düşecektir.

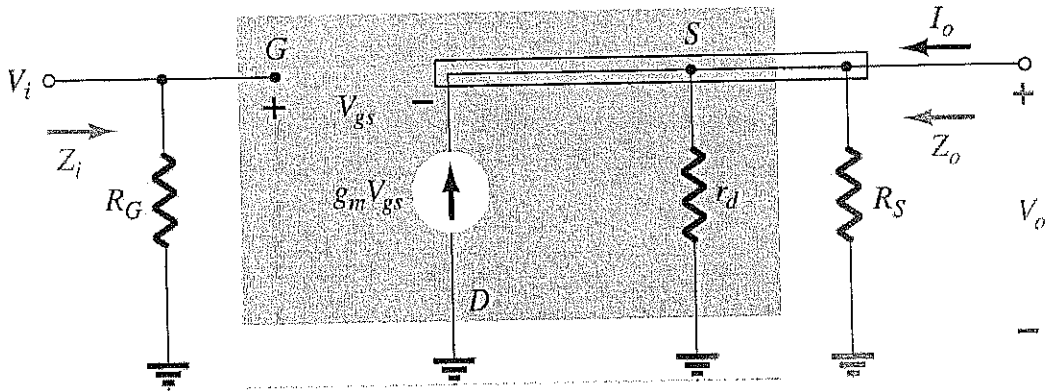
3.2. Common Drain (CD) Kuvvetlendiriciler

Bir diğer tip yükselteç olan ortak drainli yükselteçler aşağıdaki devrede gösterildiği gibi bir devre konfigürasyonuna sahiptir. Devreye AC sinyal girişi Gate ucundan, çıkış ise Source bacağından yapılır.



Şekil 6. CD (Common Drain) Kuvvetlendirici

Devremizin AC analizini yapacak olursak öncelikle AC eşdeğer devreyi çizmemiz gerekmektedir.



Şekil 7. CD Kuvvetlendirici AC Eşdeğer Devresi

Giriş Empedansı: $Z_i = R_G$

Çıkış Empedansı: $Z_o = r_d \parallel R_s \parallel \frac{1}{g_m}$

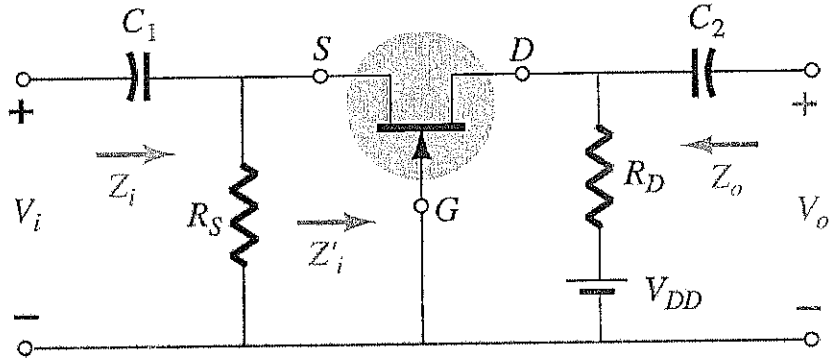
$$Z_o \cong R_s \parallel \frac{1}{g_m} \quad / \quad r_d \geq 10R_s$$

Voltaj Kazancı: $A_v = \frac{V_o}{V_i} = \frac{g_m(r_d \parallel R_s)}{1 + g_m(r_d \parallel R_s)}$

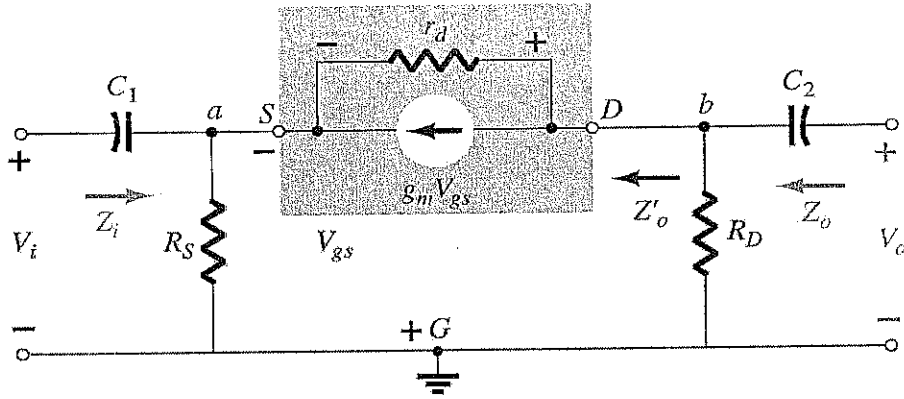
$$A_v = \frac{V_o}{V_i} = \frac{g_m R_s}{1 + g_m R_s} \quad / \quad r_d \geq 10R_s$$

Bu tip yükselteçler yaklaşık olarak birim voltaj kazancına sahiptirler ve giriş-çıkış arasında farz farkı bulunmaz. Çıkış empedansları ise CS kuvvetlendiricilere göre oldukça düşüktür. Bu nedenle düşük çıkış empedansı gereken yerlerde empedans uyumu sağlayan devre olarak kullanılabilirler.

3.3. Common Gate (CG) Kuvvetlendiriciler



Şekil 8. CG Kuvvetlendirici Devresi



Şekil 9. CG Kuvvetlendirici Eşdeğer Devresi

$$\text{Giriş Empedansı: } Z_i = R_s \parallel \left[\frac{r_d + R_D}{1 + g_m r_d} \right]$$

$$Z_i \cong R_s \parallel \left(\frac{1}{g_m} \right) / r_d \geq 10R_D$$

$$\text{Çıkış Empedansı: } Z_o = R_D \parallel r_d$$

$$Z_o \cong R_D / r_d \geq 10R_D$$

$$\text{Voltaj Kazancı: } A_v = \frac{V_o}{V_i} = \frac{\left[g_m R_D + \frac{R_D}{r_d} \right]}{\left[1 + \frac{R_D}{r_d} \right]}$$

$$A_v = g_m R_D / r_d \geq 10R_D$$

4. MOSFET Kuvvetlendiriciler

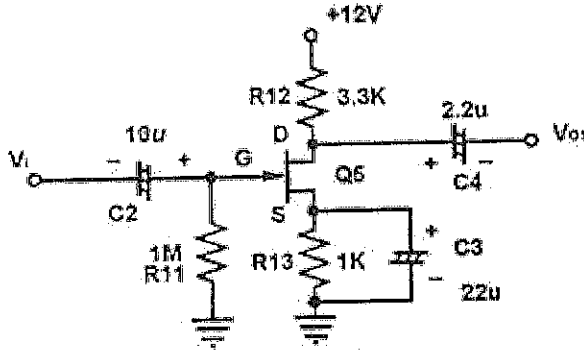
MOSFET Transistörlerin AC eşdeğer simgeleri JFET ile aynıdır ve aynı şekilde AC analizleri yapılır. Bu nedenle ayrıca bu konu üzerinde durulmayacaktır.

5. Deney Donanımları

- Multimetre, Osiloskop, İşaret Üretici
- Multimetre, Osiloskop, İşaret Üretici
- Bağlantı Kabloları

6. Deneyler

6.1. JFET'li CS Kuvvetlendirici (Kendi Kendine Kutuplamalı)



• Yandaki şekilde görülen devreyi *breadboard* blok-c üzerinde klipsler ve gerekiyorsa kablolar yardımıyla kurun.

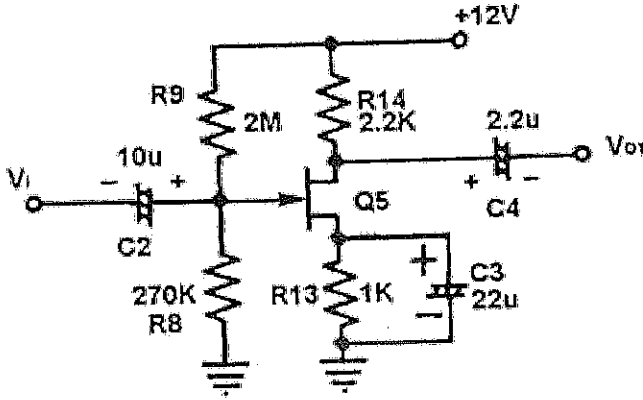
• Öncelikle Voltmetreyi kullanarak V_G , V_S , V_{GS} ve V_D değerlerini ölçüp aşağıdaki tabloya kaydedin.

• Kuvvetlendiriciye giriş işareti olarak 1KHz sinüs işareti verin ve giriş-çıkış işaretlerini aşağıdaki tabloya kaydedin.

	V_G	V_S	V_{GS}	V_D	$A_V = \frac{V_{O,p-p}}{V_{i,p-p}}$	Faz Farkı
GİRİŞ						
ÇIKIŞ						

The table contains two rows for data entry, labeled 'GİRİŞ' and 'ÇIKIŞ'. Each row is associated with a graph showing voltage (V) on the vertical axis and time (t) on the horizontal axis. The 'GİRİŞ' graph shows a horizontal line, indicating a constant input signal. The 'ÇIKIŞ' graph also shows a horizontal line, indicating a constant output signal.

6.2. JFET'li CS Kuvvetlendirici (Gerilim Bölücü Kutuplamalı)



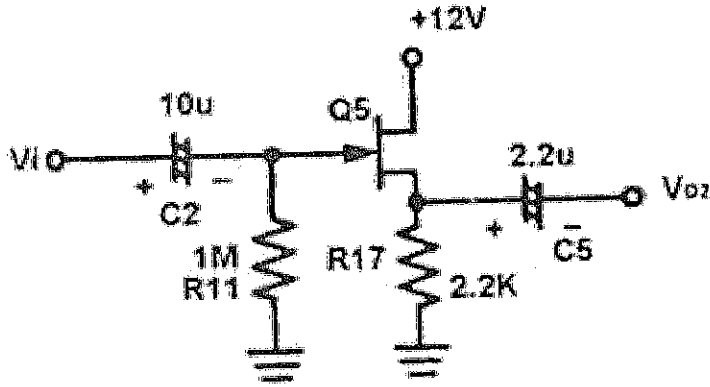
• Yandaki şekilde görülen devreyi blok üzerinde klipsler ve gerekiyorsa kablolar yardımıyla kurun.

• Öncelikle Voltmetreyi kullanarak V_G , V_S , V_{GS} ve V_D değerlerini ölçüp aşağıdaki tabloya kaydedin.

• Kuvvetlendiriciye giriş işareti olarak 1KHz sinüs işareti verin ve giriş-çıkış işaretlerini aşağıdaki tabloya kaydedin.

	V_G	V_S	V_{GS}	V_D	$A_V = \frac{V_{O,p-p}}{V_{i,p-p}}$	Faz Farkı
GİRİŞ						
ÇIKIŞ						

6.3. JFET'li CD Kuvvetlendirici (Kendi Kendine Kutuplamalı)



• Yandaki şekilde görülen devreyi breadboard üzerinde klipsler ve gerekiyorsa kablolar yardımıyla kurun.

• Öncelikle Voltmetreyi kullanarak V_G , V_S , V_{GS} ve V_D değerlerini ölçüp aşağıdaki tabloya kaydedin.

• Kuvvetlendiriciye giriş işareti olarak 1KHz sinüs işareti verin ve giriş-çıkış işaretlerini aşağıdaki tabloya kaydedin.

	V_G	V_S	V_{GS}	V_D	$A_V = \frac{V_{O,p-p}}{V_{I,p-p}}$	Faz Farkı
GİRİŞ						
ÇIKIŞ						

DENEY 4: GÜÇ KUVVETLENDİRİCİLERİ *Denej-4*

Amaç : A, B, AB sınıfı kuvvetlendiricilerin incelenmesi ve gerçekleştirilmesi.

Malzeme Listesi :

Transistör : 1xBC237, 1xBD135, 1xBD136

Diyot : 2x1N4001

Direnç : 2x110kΩ, 2x10kΩ, 2x1,5kΩ, 1x24Ω, 4x120Ω (1/2watt), 2x1,2kΩ, 1x2,2kΩ

Kondansatör : 2x1μf, 1x4.7μf

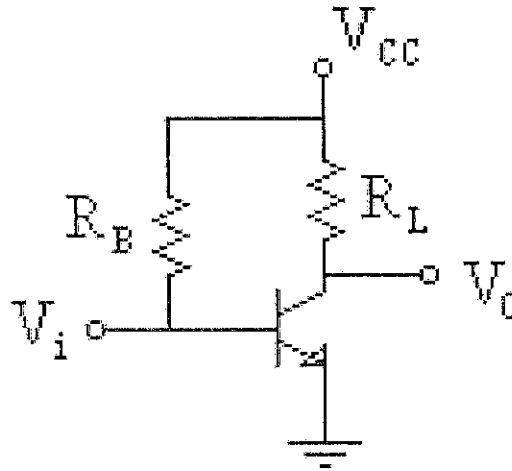
8.1. Genel Bilgiler

Kuvvetlendiriciler, kuvvetlendirdikleri elektriksel büyüklüğün boyutuna göre gruplanır. Buna göre gerilim, akım ve güç kuvvetlendiricisi olmak üzere üç grup kuvvetlendirici vardır. Güç kuvvetlendiricilerinde yüke aktarılan güç önemlidir. Devrede oluşan kayıplar nedeni ile kaynaktan çekilen gücün tamamı yüke aktarılamaz. Yüke aktarılan güç P_Y ve kaynaktan çekilen güç P_{DC} ile gösterilsin. Yüke aktarılan gücün, kaynaktan çekilen güce oranına verim denir ve η ile gösterilir.

$$\eta = \frac{P_Y}{P_{DC}}$$

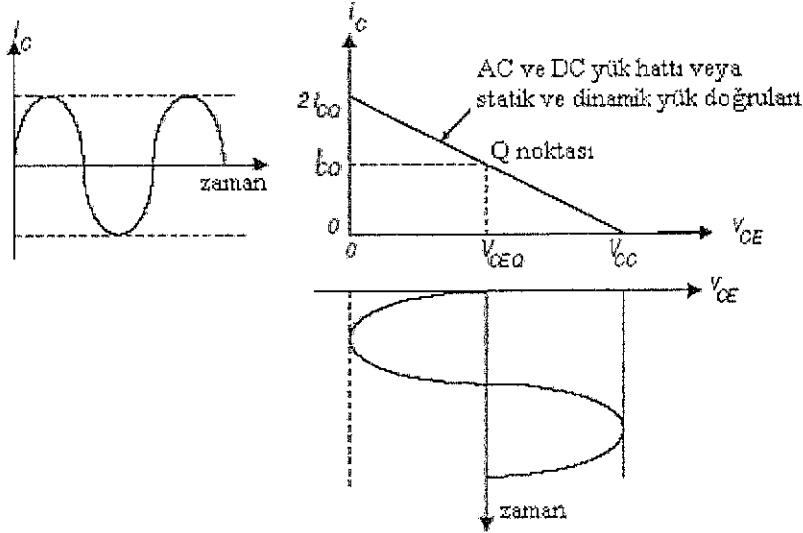
Devrede harcanan güç nedeni ile verim %100'den küçüktür. Güç kuvvetlendiricileri girişteki sinüzoidal işarete karşılık transistör üzerinden akan akımın akış açısına bağlı olarak sınıflara ayrılır.

8.1.1. A Sınıfı Güç Kuvvetlendiricisi



Şekil-8.1 A sınıfı temel güç kuvvetlendiricisi

A sınıfı çalışmada giriş işaretinin iki yarı periyodu da kuvvetlendirilerek yüke aktarılır (Şekil 8.2).



Şekil-8.2 Q çalışma noktası ve statik ve dinamik yük doğruları

Şekil 8.1 'deki devreyi incelersek:

$$I_B = \frac{V_{CC} - V_{BE}}{R_B}, \quad I_C = \beta I_B, \quad V_{CE} = V_{CC} - I_C R_L$$

Yüke aktarılan işaretin maksimum genlikli olabilmesi için çalışma noktasında $V_{CE} = V_{CC}/2$ seçilmelidir. Bu durumda çalışma noktasında kollektör akımı $I_C = V_{CC}/2R_L$ olur.

$$\text{Yani } V_{CEQ} = \frac{V_{CC}}{2}, \quad I_{CQ} = \frac{V_{CC}}{2R_L} \text{ 'dir.}$$

$$P_{DC} (\text{kaynaktan çekilen DC güç}) = V_{CC} I_{CQ} = V_{CC} \cdot \frac{V_{CC}}{2R_L} = \frac{V_{CC}^2}{2R_L}$$

$$P_Y (\text{yüke aktarılan gücün ortalama değeri}) = \frac{1}{2\pi} \int_0^{2\pi} (i)^2 R_L d\alpha = R_L \cdot \left[\frac{1}{2\pi} \int_0^{2\pi} (i)^2 d\alpha \right]$$

sinuzoidal işaretin
effektif değerinin
karesi

$$P_Y = R_L \left(\frac{I_m}{\sqrt{2}} \right)^2 = \frac{R_L I_m^2}{2}$$

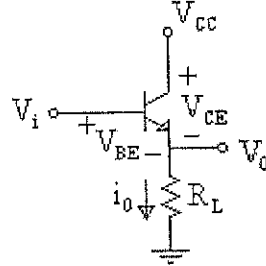
$$I_m = \frac{V_m}{R_L} = \frac{V_{CC}}{2R_L}$$

$$P_Y = \frac{R_L}{2} \left(\frac{V_{CC}}{2R_L} \right)^2 = \frac{V_{CC}^2}{8R_L}$$

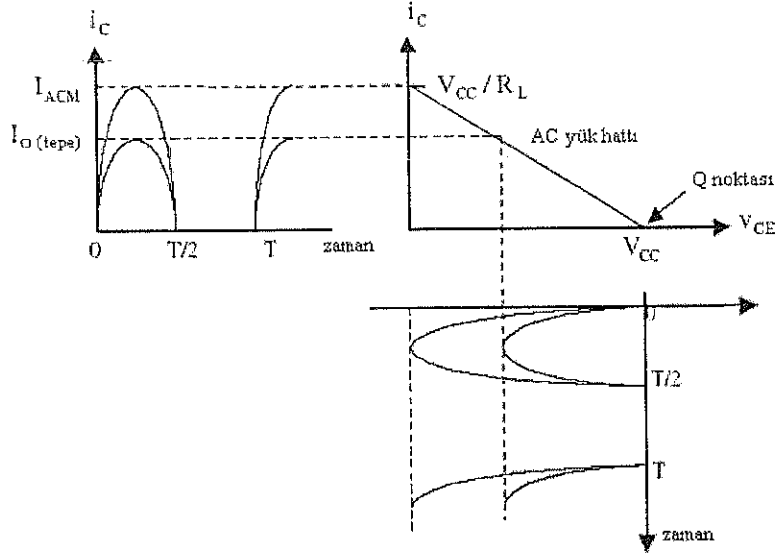
$$\eta = \frac{P_Y}{P_{DC}} = \frac{1}{4} = \%25$$

8.1.2. B Sınıfı Güç Kuvvetlendiricisi

Temel bir B sınıfı güç kuvvetlendiricisi Şekil 8.3'te verilmiştir. B sınıfı çalışmada çıkış akımının akış açısı $\theta = 180^\circ$ dir. Buna göre girişe alternatif bir işaret uygulandığında işaretin bir yarı periyodu kuvvetlendirilerek yüke güç aktarılmaktadır (Şekil 8.4). $V_i = 0$ iken akım akmaz. Bu nedenle verim A sınıfına göre daha yüksektir.

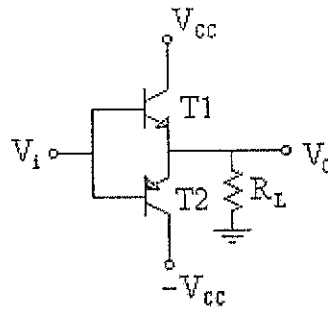


Şekil-8.3 Temel B sınıfı güç kuvvetlendiricisi



Şekil-8.4 İdeal B sınıfı kuvvetlendiricinin yük doğrusu ve alternatif çıkış akım-gerilimleri

B sınıfı çalışmada sadece bir yarı periyot kuvvetlendirildiği için distorsiyon yüksektir. Giriş işaretinin tümünü kuvvetlendirmek için 2 transistörlü yapı kullanılır (Şekil 8.5).



Şekil-8.5 Push pull B sınıfı kuvvetlendirici

Şekil 8.5'deki devreyi incelersek:

$V_i=0$ iken T1 ve T2 kesimdedir, $V_o=0$
 $V_i>V_{BE}$ iken T1 iletimdedir,
 $V_i<-V_{BE}$ iken T2 iletimdedir,

$-V_{BE} < V_i < V_{BE}$ arasında $V_o = 0$ 'dir. Bu bozulmaya geçiş (cross-over) distorsiyonu denir. Çıkış işaretinin maksimum değeri OM CC CESAT $V_{OM} = V_{CC} - V_{CESAT}$ 'dir.

$$P_{DC} = 2V_{CC}I_{DC}$$

$$I_{DC} = \frac{I_m}{\pi}$$

$$P_{DC} = 2V_{CC} \frac{V_m}{\pi R_L} \cong \frac{2V_m^2}{\pi R_L} \quad [V_m \cong V_{CC} \text{ dir}]$$

$$P_Y = I_{eff} \cdot V_{eff} = \frac{I_m V_m}{2} = \frac{V_m^2}{2R_L}$$

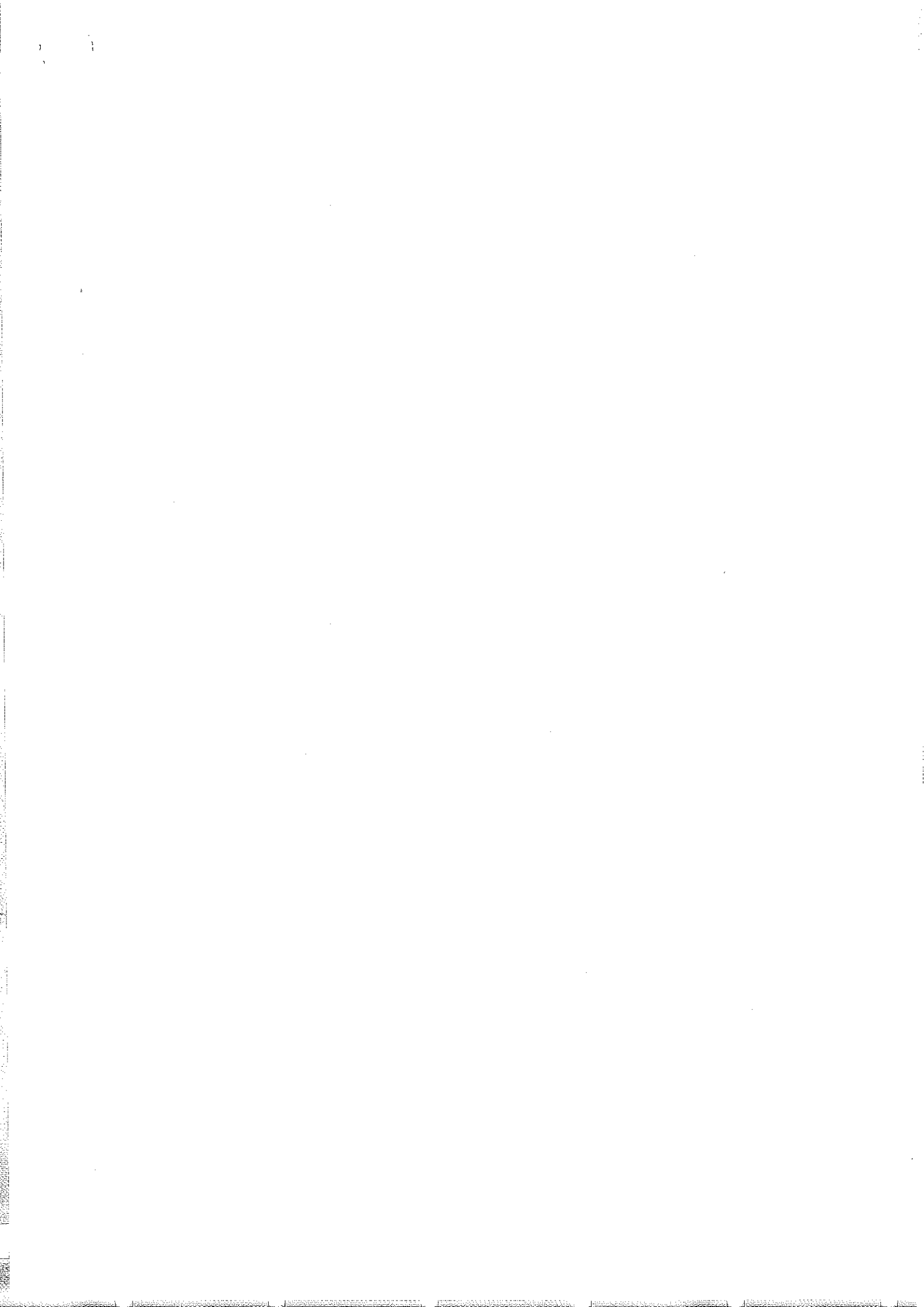
$$\eta = \frac{P_Y}{P_{DC}} = \frac{V_m^2}{2R_L} \cdot \frac{\pi R_L}{2V_m^2} = \frac{\pi}{4} = \%78$$

8.1.3. AB Sınıfı Güç Kuvvetlendiricisi

AB sınıfı çalışmada çıkış akımının akış açısı $180^\circ < \theta < 360^\circ$ 'dir. B sınıfı kuvvetlendiricide geçiş distorsiyonu olduğu için bu bozulmayı önleyecek şekilde devreye 2 diyot eklenir. Böylece $V_i = 0$ iken de devreden akım akar. B sınıfı çalışmaya göre distorsiyon daha azdır. Verim ise B sınıfına göre daha düşüktür.

8.2. Deney Öncesi Yapılacaklar

1. Deneyde kuracağınız bütün devrelerin verimini SPICE yardımıyla hesaplayınız.
2. Föyün sonundaki sorulara göz atınız.

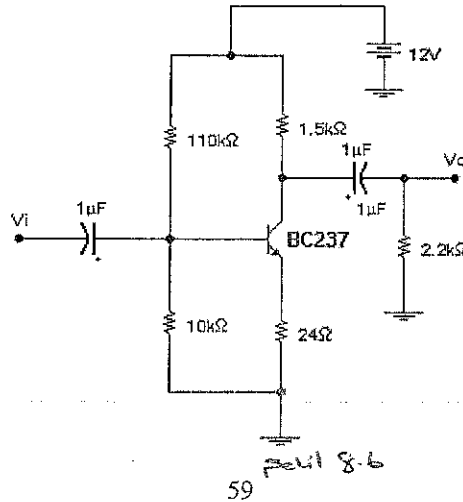


8.3. Deneyde Yapılacaklar

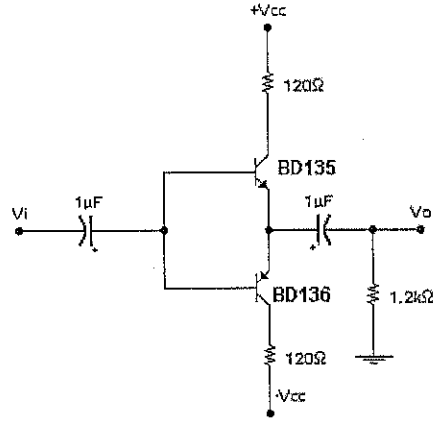
1. Şekil 8.6'daki A sınıfı kuvvetlendirici devresini kurunuz ve çalıştırınız. Bu devreyi çalıştırırken devrenin girişine $f=1\text{kHz}$ 'lik 10mV genlikli bir gerilim uygulayınız. Giriş ve çıkış işaretlerini Şekil 8.9 üzerine çiziniz.
2. Devrenin kazancını ve çıkışta bozulma olmadan girişe uygulayabileceğiniz maksimum giriş işareti genliğini tespit ediniz ve sonuç sayfasındaki tabloya yazınız.
3. Kırılmızsız maksimum çıkış genliğindeki çıkış akımını hesaplayınız ve sonuç sayfasındaki tabloya yazınız.
4. Devrenin verimini ölçülen değerlerden hesaplayınız ve sonuç sayfasındaki tabloya yazınız.
5. Şekil 8.7'deki eşlenik transistörlü Push-Pull B sınıfı kuvvetlendiriciyi çalıştırınız. Devre girişine $f = 1\text{kHz}$ 'lik 1V genlikli bir gerilim uygulayınız.
6. Giriş ve çıkış işaretlerini Şekil 10 üzerine çiziniz.
7. Maksimum çıkış gerilimi değeri için devrenin verimini ölçülen değerlerden yararlanarak hesaplayınız ve tabloya yazınız.
8. Geçiş distorsiyonu düzeltilmiş AB sınıfı Push-Pull kuvvetlendirici DC kutuplama devresi ile birlikte gerçekleştirilecektir. (Şekil 8.8) Giriş ve çıkış işaretlerini Şekil 11 üzerine çiziniz.
9. Devrenin verimini ölçülen değerlerden hesaplayınız ve tabloyu doldurunuz.

3.4. Deney Sonu Soruları

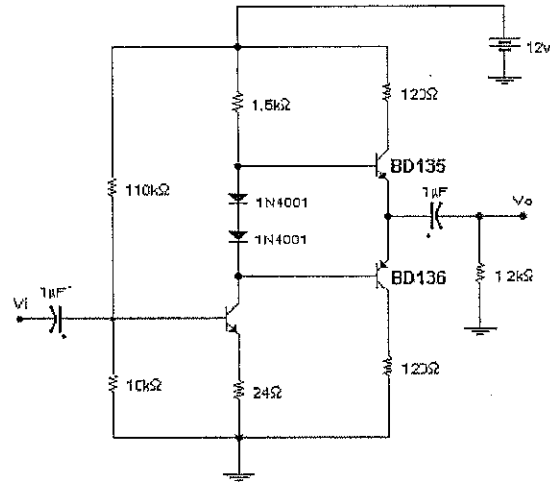
1. Güç kuvvetlendirici devreleri temelde ne işe yarar ve nerelerde kullanılır?
2. Güç kuvvetlendiricilerin sınıflandırılması neye göre yapılır ve kaç çeşit güç kuvvetlendiricisi vardır?
3. Bir güç kuvvetlendiricisinin verimini tanımlayınız.
4. Maksimum akım sınırı 500mA ; maksimum dayanma gerilimi 40V ; $V_{CESAT}=0.5\text{V}$ ve $\beta=100$ değerleri ile verilen bir transistör kullanarak 100Ω yük direncine 0.5W güç sağlayan bir A sınıfı güç kuvvetlendiricisi tasarlayınız.
5. Şekil 8.5 deki gibi B sınıfı bir güç kuvvetlendiricisi verilmektedir. Devrenin yük direnci 100Ω ve besleme gerilimleri $\pm 15\text{V}$ dur. Transistörlerin V_{CESAT} değerleri 0.5V olduğuna göre yüke aktarılacak maksimum gücü hesaplayınız. ($V_{BE}=0$; β çok büyük ve çıkış gerilimi tam sinüzoidal varsayınız).



Şekil-8.6 A Sınıfı Kuvvetlendirici Deney Devresi

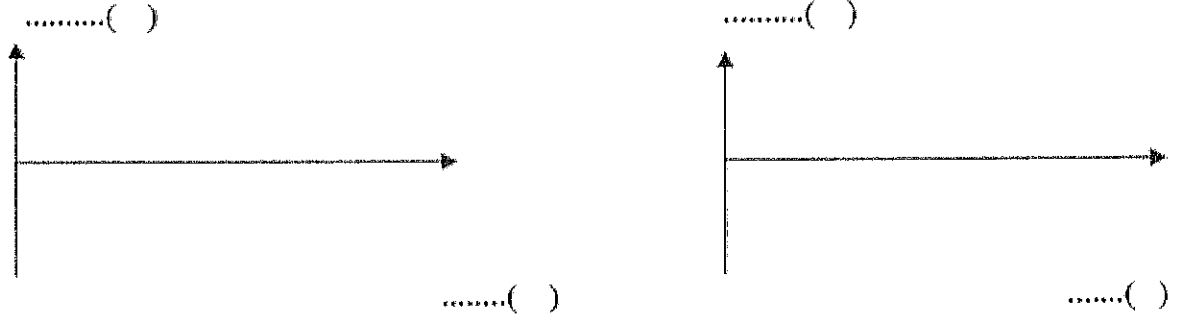


Şekil-8.7 B Sınıfı Kuvvetlendirici Deney Devresi

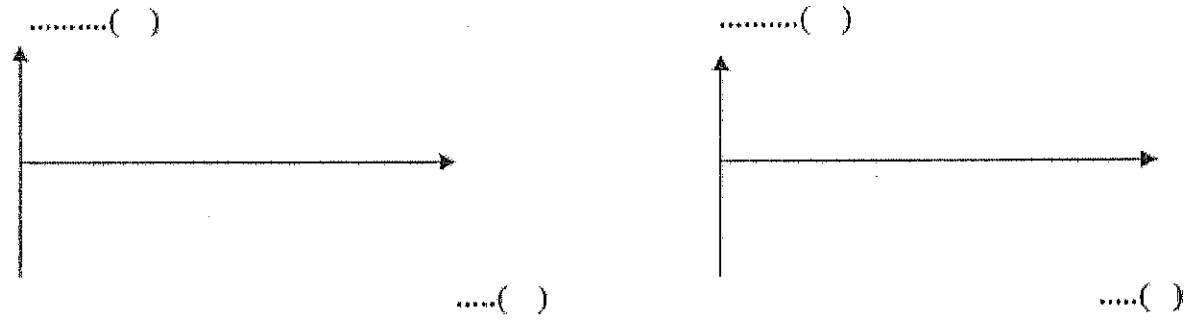


Şekil 8.8 AB Sınıfı Kuvvetlendirici Deney Devresi

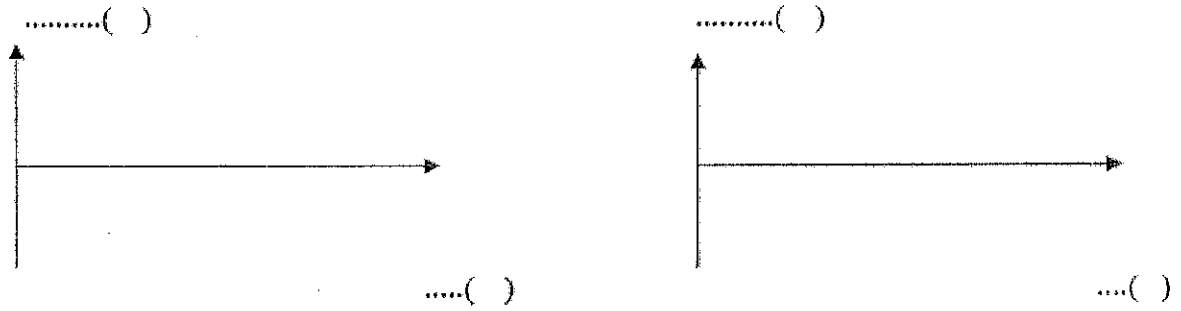
8.5. DENEY 8 Sonuç Sayfasi



Şekil 8.9 A sınıfı kuvvetlendiricinin giriş ve çıkış işaretleri



Şekil 8.10 Eşlenik transistörlü Push-Pull B sınıfı kuvvetlendiricinin giriş ve çıkış işaretleri



Şekil 8.11 Geçiş distorsiyonu düzeltilmiş AB sınıfı Push-Pull kuvvetlendirici devresi giriş ve çıkış işaretleri

Tablo 8.1 Güç Kuvvetlendiricileri Arasındaki Karşılaştırma

	A sınıfı	B sınıfı	AB sınıfı
Kırılmasız maksimum çıkış gerilimi			
Yük akımı			
Maksimum verim			

DENEY NO: 5

Derej-5

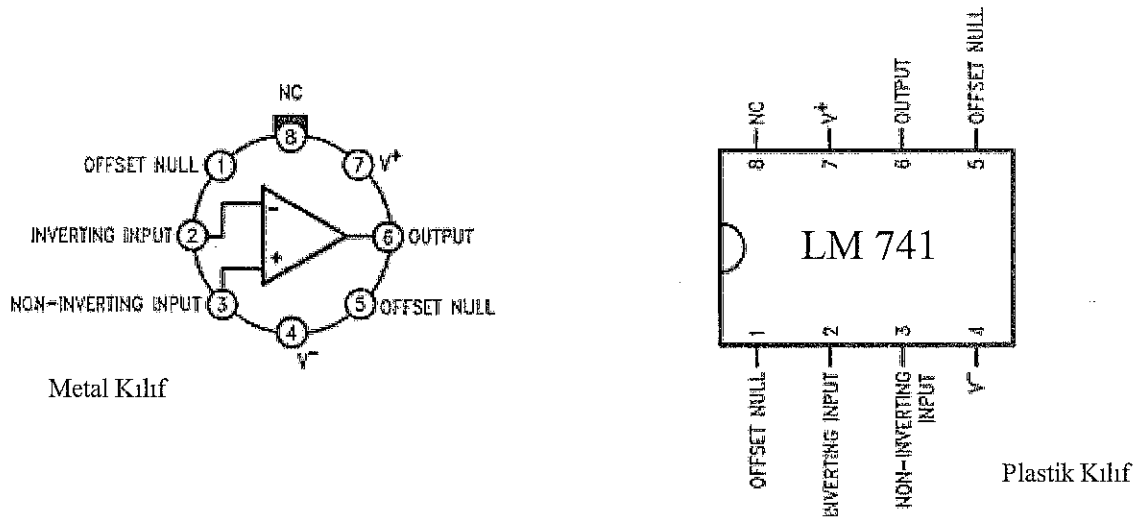
İŞLEMSEL YÜKSELTEÇLER (OP-AMP) VE UYGULAMALARI

GİRİŞ: Lineer entegre devre sınıfında olan işlemsel yükselteçler kısaca 'Op-Amp' diye adlandırılırlar. Güç sarfiyatlarının az, kararlılıklarının yüksek olması nedeniyle oldukça karmaşık devrelerde ve çok sayıda kullanılırlar. Günümüzde; proses kontrol, haberleşme, bilgisayar, gösterge, test ve ölçü sistemleri gibi alanlarda osilatör, regülatör, logaritmik yükselteç, tepe dedektörü, gerilim karşılaştırıcısı, aktif filtre, zamanlama devreleri, tetikleme devreleri gibi alanlarda kullanılmaktadır.

İşlemsel Yükseltecin Genel Özellikleri:

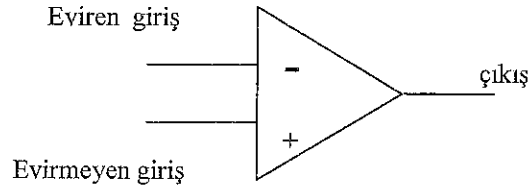
İşlemsel yükselteç, kararlı bir gerilim kazancı sağlamak için gerilim beslemesi kullanan çok yüksek kazançlı bir fark yükseltecidir. Kullanılan yükselteç, aslında yüksek giriş empedansı ve düşük çıkış empedansı ile yüksek açık çevrim kazancına sahip bir fark yükseltecidir. İşlemsel yükseltecin tipik uygulamaları arasında toplama, çıkarma, integral ve türev alma ve enstrümantasyon (ölçüm yükselteci) devreleri sayılabilir.

İşlemsel yükseltecin iki giriş, bir çıkış, iki besleme olmak üzere toplam beş ucu bulunmaktadır. İşlemsel yükselteç Şekil 4.1'deki gibi metal veya plastik kılıflar içinde bulunabilirler.



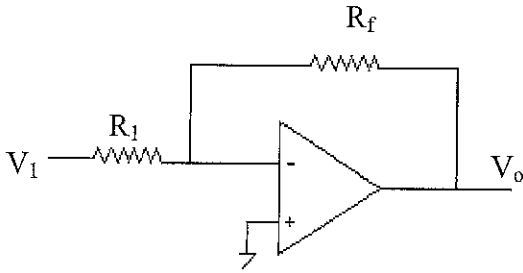
Şekil 4.1.

Bir işlemsel yükseltecin sembolü Şekil 4.2'deki gibi gösterilmiştir. Girişler, eviren ve evirmeyen girişleri göstermek için sırasıyla (-) ve (+) ile işaretlenmiştir. Artı girişine uygulanan sinyal, çıkışta aynı polaritede ve yükseltilmiş olarak görünürken, eksi ucuna uygulanan sinyal çıkışta yükseltilmiş ancak terslenmiş olarak görülecektir.

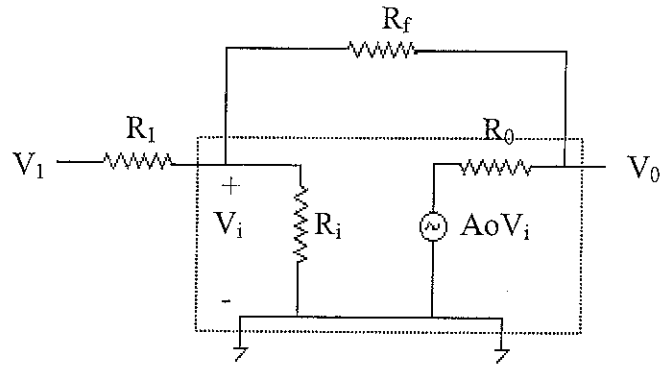


Şekil 4.2

İşlemsel yükseltecin temel devre bağlantısı Şekil 4.3' deki gibidir.



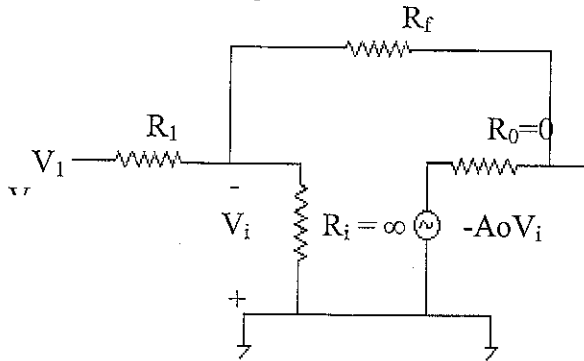
Şekil 4.3



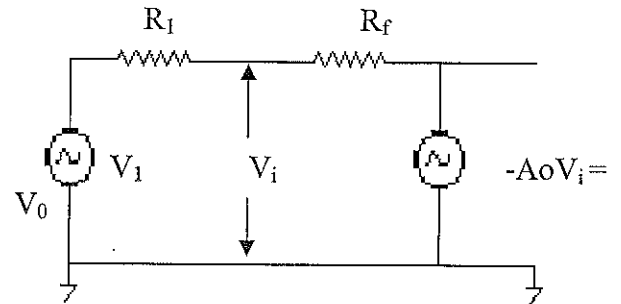
Şekil 4.4

R_1 direnci üzerinden eksi ucuna bir V_1 giriş sinyali uygulanır. Çıkış gerilimi R_f direnci üzerinden aynı giriş ucuna beslenir. Artı giriş ucu toprağa bağlıdır. Devrenin toplam kazancı V_o/V_1 ' yi bulmak istersek Op-Amp' in eşdeğer devresine bakmak gerekir. Şekil 4.3' deki işlemsel yükselteç yerine R_i giriş dirençli çıkış gerilim kaynaklı ve kaynak iç direncini içeren eşdeğer devre konulmuştur. Şekil 4.4' de kesikli çizgiler içinde kalan bölge Op-Amp' in eşdeğer devresidir.

Şekil 4.5' de ise Şekil 4.3' deki işlemsel yükseltecin ideal olması durumundaki eşdeğer devresi verilmiştir. Bu durumda işlemsel yükselteç; sonsuz giriş direncine ($R_i = \infty$), sıfır çıkış direncine ($R_o = 0$) ve sonsuz gerilim kazancına ($A_o = \infty$) sahiptir. İdeal işlemsel yükselteç eşdeğer devresinin sadeleştirilmiş hali Şekil 4.6' da verilmiştir.



Şekil 4.5



Şekil 4.6

Süperpozisyon teoremini kullanarak V_i gerilimini, kaynaklardan gelecek olan bileşenler cinsinden bulabiliriz.

Sadece V_1 kaynağı devrede iken; Sadece $-A_o V_i$ kaynağı devrede iken;

$$V_{i1} = \frac{R_f}{R_1 + R_f} V_1$$

$$V_{i2} = \frac{R_1}{R_1 + R_f} (-A_o V_i)$$

Toplam V_i gerilimi;

$$V_i = V_{i1} + V_{i2} = \frac{R_f}{R_1 + R_f} V_1 + \frac{R_1}{R_1 + R_f} (-A_o V_i)$$

$$V_i = \frac{R_f}{R_f + (1 + A_o) R_1} V_1$$

$A_o \gg 1$ olduğundan A_o 'ın yanındaki 1 ve $A_o R_1 \gg R_f$ olduğundan $A_o R_1$ yanındaki R_f ihmal edilebilir.

$$V_i = \frac{R_f}{A_o R_1} V_1$$

$\frac{V_o}{V_1}$ için çözersek;

$$\frac{V_o}{V_1} = \frac{-A_o V_i}{V_1} = \frac{-A_o}{V_1} \left(\frac{R_f V_1}{A_o R_1} \right) = \frac{-R_f}{R_1}$$

$$\frac{V_o}{V_1} = \frac{-R_f}{R_1}$$

Açık çevrim kazancı:

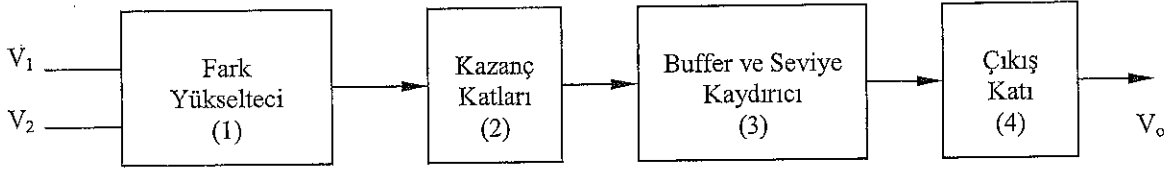
Op-Amp'a herhangi bir geri besleme uygulanmadığı zaman çıkış geriliminin giriş gerilimine oranı açık çevrim kazancı A_o olarak isimlendirilir. A_o gerilim kazancı çok büyük değere sahiptir. 741' in açık çevrim kazancı 200.000 kadardır. Bu kazanç DC'den 5 Hz'e kadar olan işaretler için geçerlidir. Daha yüksek frekanslarda kazanç 20 dB/dekad'lık bir eğim ile zayıflar.

İdeal bir Op-Amp'ın özellikleri;

Giriş direnci $R_i = \infty$, çıkış direnci $R_o = 0$, açık devre gerilim kazancı $A_o = \infty$
İki giriş arasındaki gerilimler eşit ise çıkış sıfır olur. + ve - girişlerden içeriye doğru akım akmaz ve bu özellikler sıcaklıkla değişmemelidir.

İşlemsel Yükseltecin İç Yapısı:

İşlemsel yükseltecin iç yapısı; diferansiyel yükselteç katı, kazanç katı, tampon (buffer) ve seviye kaydırıcı katlar ve çıkış veya güç katı olmak üzere dört ayrı blok şeklinde incelenebilir.



Şekil 4.7

1. Fark Yükselteci:

İşlemsel yükseltecin ilk katı olan fark yükselteci 0 Hz' den birkaç MHz'e kadar olan işaretlerin farkını kuvvetlendiren bir yükselteçtir. Fark yükseltecinin 1 ve 2 giriş uçlarına V_1 ve V_2 gerilimleri uygulanmış olsun. Fark yükseltecin kazancı A_d (dif. kazanç) ve ortak mod işareti V_c ile gösterilirse

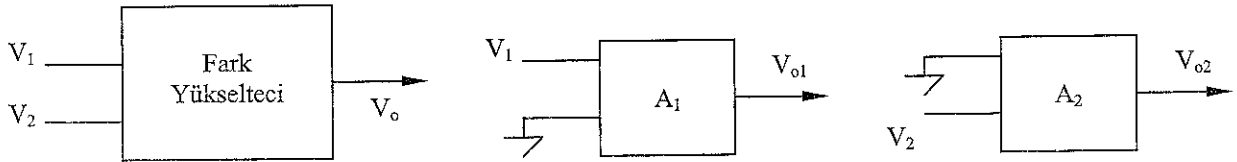
$$V_c = \frac{1}{2} (V_1 + V_2)$$

$$V_o = A_d (V_1 - V_2) = A_d V_d$$

Böylece V_1 ve V_2 değerleri; V_d (diff.) ve V_c (common) cinsinden ifade edilmiş olur.

$$V_1 = V_c + \frac{1}{2} V_d$$

$$V_2 = V_c - \frac{1}{2} V_d$$



Şekil 7.8.

V_1 ve V_2 'nin ayrı ayrı uygulanması halinde (fark yükselteci kazançları A_1 ve A_2 ise) çıkış işareti aşağıdaki gibi olur.

$$V_o = V_{o1} + V_{o2} = A_1 V_1 + A_2 V_2$$

Daha önce bulunan V_1 ve V_2 değerleri yerine konursa;

$$V_o = A_d V_d + A_c V_c$$

Burada;

$$A_d = \frac{1}{2} (A_1 - A_2) \quad \text{"Fark modu gerilim kazancı"}$$

$$A_c = (A_1 - A_2) \quad \text{"Ortak mod gerilim kazancı"}$$

İdeal bir yükselteçte A_d çok büyük ve A_c 'nin sıfır olması gerekir. Diferansiyel yükseltecin kalitesini ifade etmek için bu iki kazanç arasındaki orana bakılır. Ortak mod bastırma oranı (**C**ommon **M**ode **R**ejection **R**atio) diye isimlendirilen bu oranın ifadesi aşağıdaki gibidir;

$$CMRR = \left| \frac{A_d}{A_c} \right|$$

Kaliteli bir fark yükseltecinin özelliklerini şöyle sıralayabiliriz;

- CMRR oldukça yüksektir.
- Kuvvetlendirilecek işaretler direkt olarak girişlere bağlanabilir.
- Çıkış gerilimindeki kayma oldukça küçüktür.
- Giriş kutuplama akımları oldukça küçüktür.

2. Kazanç Katları:

Akım Kaynakları ve Aktif Yükler

İşlemsel yükseltecin kazancının mümkün olduğu kadar büyük olması istenir. Bunu sağlamak için de işlemsel yükseltecin ilk katı fark yükseltecinin yapısında bulunan kollektör direncinin yüksek tutulması gerekir. Entegre devre tekniğinde büyük değerli direnç fazla yer kapladığından pasif direncin kullanılması uygun değildir. Bunun yerine aktif yük direnci olan sabit akım kaynağı kullanılır. Aktif yükler kazanç katlarında kullanıldığı gibi fark yükseltecinin kollektör yük direnci olarak da kullanılır.

3. Tampon (Buffer) ve Seviye Kaydırıcılar:

İşlemsel yükselteçte kapasite elemanı kullanılmadığından katlar direkt olarak birbirine bağlanır. Bundan dolayı katlar ilerledikçe, çalışma noktası aşağı veya yukarı kayar. Çalışma noktasındaki bu kayma besleme gerilimine kadar devam eder. Bundan sonraki katlar için çalışma noktası elde edilemez. Bunun dışında işlemsel yükseltecin girişinde işaret yok iken çıkışın sıfır olması içinde seviye ayarlanması gereklidir. Seviye kaydırıcı olarak giriş direnci büyük, çıkış direnci küçük olan emetör takipçisi devre kullanılır. Bu devre tampon (buffer) olarak bilinir.

4. Çıkış Katları:

İşlemsel yükseltecin çıkış direnci çok küçük olması gerekir ki kolaylıkla ve yeteri kadar bir yük akımı sağlanabilsin. Çıkış direncinin küçük olması çıkış katlarının temel bir özelliğidir.

İşlemsel Yükselteçlerinin Karakteristikleri:

DA ve aa veya her ikisini birlikte kuvvetlendirmek gayesi ile en çok kullanılan yükselteç işlemsel yükselteçtir. Özellikle DA işaretlerin kuvvetlendirilmesinde işlemsel yükselteç hatalı sonuç verebilir. İşlemsel yükseltecin çıkış işareti; giriş işareti ile kapalı çevrim kazancının çarpımına eşittir. İşlemsel yükseltecin iç devrelerindeki dengesizlikten dolayı çıkış işareti farklı olabilir. Bu fark fazla değil ise yapılan hata ihmal edilebilir aksi halde ise bu hatayı küçültmeye çalışmalıyız. DA işaretlerin kuvvetlendirilmesinde hata oluşturan işlemsel yükselteç karakteristikleri şunlardır;

- Giriş öngerilimleme akımı (input bias current)
- Giriş ofset akımı (input offset current)
- Giriş ofset gerilimi (input offset voltage)
- Kayma (drift)

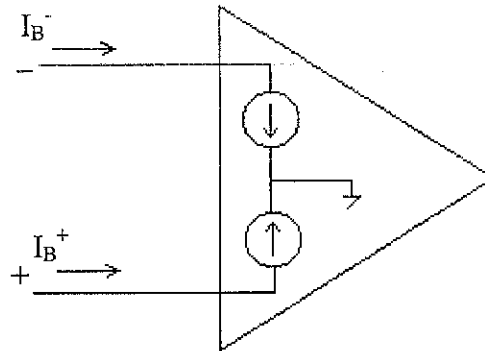
İşlemsel yükselteç aa işaretlerin güçlendirilmesinde kullanıldığında, kapasitif bağlantıdan dolayı yukarıdaki hata kaynakları yok olacaktır. aa yükselteç için ise aşağıdaki hata kaynakları önemli olacaktır.

- Frekans cevabı (frequency response)
- Değişim hızı (slew rate)

a. Giriş öngerilimleme akımı, I_B (input bias current)

İşlemsel yükselteçlerin kutuplamaları yani baz akımları ve kollektör emetör gerilimleri dengeli bir şekilde yapılmalıdır. Bu durumda işlemsel yükseltecin girişlerinden çok küçük değerli bir kutuplama akımı akar. Şekil 7.9'da gösterildiği gibi + girişten I_B^+ ve - girişten I_B^- kutuplama akımı akar ve bu iki akım birbirlerine eşit olmayabilir. Bu iki akımın mutlak değerlerinin toplamalarının yarısına giriş öngerilimleme akımı denir.

$$I_B = \frac{|I_B^+| + |I_B^-|}{2}$$



Şekil 4.9

b. Giriş ofset akımı, I_{os} (input offset current)

İşlemsel yükselticinin çıkış gerilimi $V_o=0$ olduğunda (veya yapıldığında) I_{B^+} ve I_{B^-} akımlarının mutlak değerlerinin farkına giriş ofset akımı denir.

$$I_{os} = |I_{B^+}| - |I_{B^-}|$$

c. Giriş ofset gerilimi, V_{io} (input offset voltage)

İdeal opamp'da giriş uçları topraklandığında çıkış gerilimi V_o sıfıra eşit olur. Pratikte ise opamp'ın içindeki dengesizlikten dolayı çıkış gerilimi sıfırdan farklı bir değerde olmaktadır. Çıkıştaki bu hata gerilimi mikrovolt mertebesinde başlayıp mili volt mertebesine kadar çıkabilir. Çıkış gerilimini sıfır yapabilmek için iki giriş arasına uygulanması gereken gerilime giriş ofset gerilimi denir. Her opamp için bu değer farklı olup 741 için $|2|$ mV ile $|6|$ mV arasındadır.

d. Kayma (drift)

Çıkıştaki hata gerilimi, dengesizlik direncinin sıfırlanması ile minimum yapılmaktadır. Bu ayarlama belirli bir sıcaklık ve bir an için geçerlidir. Ofset akım ve gerilimi sıcaklıkla değiştiği gibi devre elemanlarının zamanla değişmesinden de etkilenmektedir. Bunlara ilaveten kaynak gerilimi de, bias ve ofset akımlarına etki eder. Regüleli bir gerilim kaynağı ile bu hata yok edilebilir. Sıcaklıktan etkilenmemek için ise ya devrenin bulunduğu ortamdaki sıcaklığın sabit tutulması, yada sıcaklıktan az etkilenen Op-Amp seçmek gerekir. Giriş ofset akım ve geriliminin sıcaklıkla değişmesine kayma (drift) denir. Ofset akımındaki kayma $nA/^\circ C$ ve ofset voltajındaki kayma ise $\mu V/^\circ C$ mertebesindedir.

e. Frekans cevabı (frequency response)

Op-Amp aa işaretlerin kuvvetlendirilmesinde kullanıldığında aa işaretin genliği önemli olmaktadır. Tepe değeri 1V' tan küçük olan küçük işaret , büyük olan büyük işaret adını alır. Küçük işaretlerde önemli olan Op-Amp' ın karakteristiği, gürültü ve frekans cevabıdır. Büyük işaretlerde ise değişim hızı önemli olup bozulma meydana gelip gelmeyeceğini gösterir. Birçok genel amaçlı ve özel amaçlı Op-Omp yüksek frekanslarda bozulmaya girmemeleri için kompanze edilmişlerdir. Kompanzasyon, Op-Amp'ın içine uygun bir yere yerleştirilen 30 pF civarında bir kapasite ile sağlanır. Op-Amp'ın içindeki diğer kaçak kapasiteler yanında kompanzasyon kapasitesi daha büyüktür.

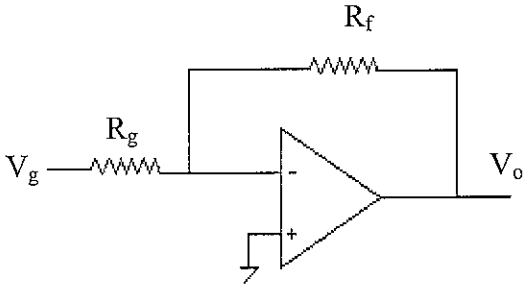
f. Değişim hızı (slew rate)

Değişim hızı Op-Amp'ın çıkışının ne derece hızlı değişebildiğini ifade eder. Genel amaçlı 741'in değişim hızı $0.5 V/\mu s'$ dir. Yani çıkış gerilimi $1 \mu s'$ de $0.5 V$ değişebilir. Değişim hızı Op-Amp'ın kazancına, kompanzasyon kapasitesine ve çıkış geriliminin pozitif veya negatife gidişine bağlıdır. Değişim hızı en küçük değere birim kazançta ulaşır. Bundan dolayı değişim hızı birim kazançta verilir.

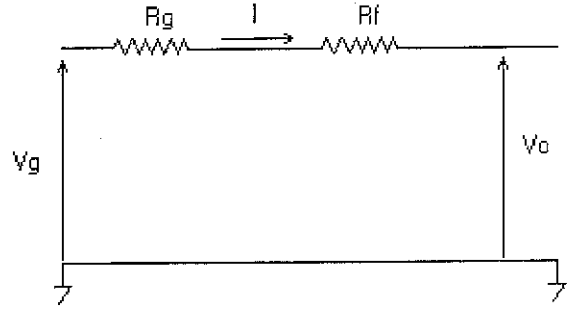
İşlemsel Yükselteç Uygulamaları:

1. Eviren Yükselteç:

Op-Amp' in en önemli uygulama alanı yükselteç yapımıdır. Yükselteç girişine uygulanan elektriksel işareti bozmadan kuvvetlendirerek çıkışına ulaştıran bir sistemdir. Çıkış ile negatif uç arasında geri besleme varsa bu negatif geri besleme adını alır. Böyle bir yükselteç açık çevrim kazancından (A_o) bağımsız bir kapalı çevrim kazancına (A_{cl}) sahiptir. Bu kapalı çevrim kazancı devre elemanlarına bağlıdır. Açık çevrim kazancının büyük olması bu bağımsızlığı daha da artırır. Şekil 4.10'da eviren bir yükselteç gösterilmiştir. V_g giriş işareti ile V_o arasındaki bağıntı Şekil 4.11'deki eşdeğer devrede gösterildiği gibi R_g ve R_f dirençleri ile ifade edilir.



Şekil 4.10



Şekil 4.11

Girişe uygulanan V_g kaynağı aa veya DA olabilir. Her ikisinde aynı şekilde kuvvetlendirilir. (-) ve (+) uçları arasındaki gerilim farkının sıfır olması nedeniyle (-) uç da toprak potansiyelindedir. Eğer girişe V_g pozitif gerilimi uygulanmış ise R_g direncinden akan akım $I = V_g/R_g$ olur. Kaynak direncinin R_g 'in içinde olduğu kabul edilecektir. Op-Amp'ın uçlarından içeriye doğru akım akmadığından (giriş direnci çok büyük olduğundan) I akımının tümü R_f geri besleme direncinden akar. R_f 'deki gerilim düşümü;

$$V_{R_f} = IR_f = \frac{V_g}{R_g} R_f = -V_o \text{ dur}$$

R_f 'in bir ucu toprak potansiyelinde olduğundan uçlarındaki gerilim düşümü $-V_o$ olur. Çıkış ise

$$V_o = -\frac{R_f}{R_g} V_g \text{ dir.}$$

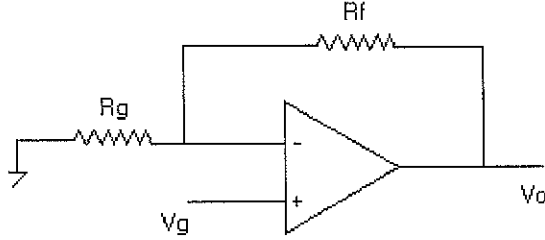
Buradan kapalı çevrim kazancı yazılırsa

$$A_{cl} = \frac{V_o}{V_g} = -\frac{R_f}{R_g} \text{ elde edilir.}$$

(-) işaret V_o ile V_g 'in ters fazlı olduğunu gösterir. Bundan dolayı bu yükselteç eviren yükselteç adını alır.

2. Evirmeyen Yükselteç:

Şekil 4.12' de evirmeyen yükselteç görülmektedir. Bu devrelerde giriş gerilimi ile çıkış gerilimi aynı fazdadır.

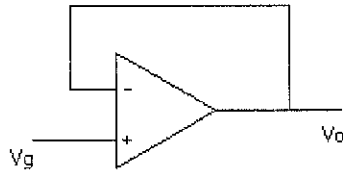


$$V_o = \left(1 + \frac{R_f}{R_g}\right) V_g$$

Şekil 4.12

3. Gerilim İzleyici:

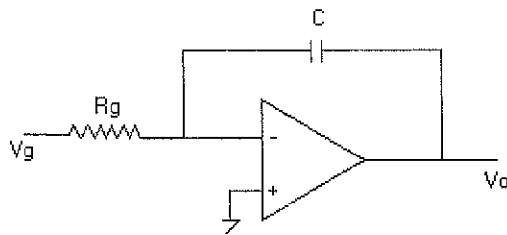
Şekil 4.13' de bir gerilim izleyici görülmektedir. Bu devrenin kazancı bire eşittir. aa uygulamalarda kullanıldığı zaman özellikle empedans uyumu için yani yüksek iç dirençli bir kaynağı (devreyi), küçük empedanslı (kapasitif de olabilir) bir yüke bağlamak için kullanılır.



Şekil 4.13

4. İntegral Alıcı:

Şekil 4.14' de integral alma devresi görülmektedir.

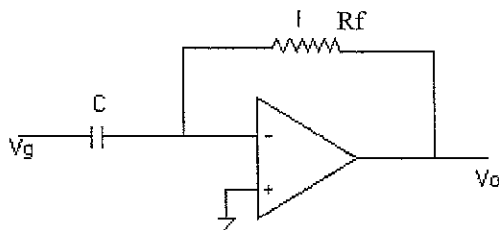


$$V_o(t) = -\frac{1}{R_g C} \int V_g(t) dt$$

Şekil 4.14.

5. Türev Alıcı:

Şekil 4.15' de türev alıcı bir devre görülmektedir.

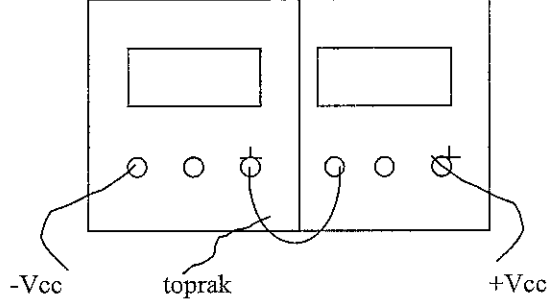


$$V_o(t) = -R_g C \frac{dV_g(t)}{dt}$$

Şekil-4.15

Simetrik Besleme:

Op-Amp' ı bazı uygulamalarında simetrik beslemek gerekebilir. Simetrik beslemeyi söz ile ifade edersek; iki kaynağı seri olarak bağlayalım. Bağladıktan sonra oluşan (-) uç $-V_{cc}$, (+) uç $+V_{cc}$ ve ortak uçlarda GND'yi temsil eder. Şematik olarak gösterimi aşağıdadır.



ÖN HAZIRLIK:

1. LM 324 entegresinin katalog bilgilerini araştırınız ve bağlantı şeklini çiziniz.
2. Evirmeyen yükselteç devresinin transfer fonksiyonunu $\frac{V_o}{V_g}$ 'yi bulunuz.
3. Türev ve integral alma devresinin çıkış fonksiyonu V_o 'yu çıkartınız.
4. Simetrik besleme nasıl yapılır? Op-Amp beslemesinde neden simetrik beslemeye ihtiyaç duyulur?
5. CMRR ne demektir? Açıklayınız. Bir işlemsel yükselteçte CMRR' nin yüksek olması ne anlama gelir?
6. Bir kare dalga üretici devresinde Op-Amp kullanılmaktadır. Bu devre ile elde edilen kare dalganın 0'dan 1'e ve 1'den 0'a geçişlerinin yavaş olduğu görülmektedir. Buna sebep olan Op-Amp parametresi hangisidir ?
7. İşlemsel yükseltici oluşturan blokları çiziniz ve her bir bloğu kısaca açıklayınız.

DENEYİN YAPILIŞI:

1. Şekil 4.10' daki devrede $R_f = 100k$, $R_g = 1k$ seçiniz ve giriş işaretini $f = 1$ kHz ve $V_g=20$ mVp olacak şekilde ayarlayınız. Giriş çıkış işaretini aynı anda gözleyiniz ve çiziniz. Kazancı hesaplayınız. Giriş işaretini çıkışta bozulma görünceye kadar arttıınız ve bu değeri not ediniz. Bu bozulmanın hangi değerde olduğunu göz önünde bulundurarak sebebini araştırınız.
2. Şekil 4.12' deki devrede $R_f = 100k$, $R_g=1k$ seçiniz ve giriş işaretini $f = 1$ kHz ve $V_g=20$ mVp olacak şekilde ayarlayınız. Giriş çıkış işaretini aynı anda gözleyiniz ve çiziniz. Kazancı hesaplayınız. Giriş işaretini çıkışta bozulma görünceye kadar arttıınız ve bu değeri not ediniz. Bu bozulmanın hangi değerde olduğunu göz önünde bulundurarak sebebini araştırınız. 1. aşamada bulduğunuz değerle karşılaştırıp aradaki farkın neden kaynaklandığını düşününüz.

3. Şekil 4.13' deki devrede giriş işaretini $f = 1$ kHz ve $V_g = 20$ mVp olacak şekilde ayarlayınız. Giriş çıkış işaretini aynı anda gözleyiniz ve çiziniz. Kazancı hesaplayınız. Giriş işaretini çıkışta bozulma görünceye kadar arttınız ve bu değeri not ediniz.
4. Şekil 4.14'deki devrede R_g $10k\Omega$ ' luk pot, $C = 100$ nF seçiniz ve giriş işaretini $f = 1$ kHz ve $V_g = 50$ mVp olacak şekilde ayarlayınız. Giriş çıkış işaretini aynı anda gözleyiniz ve çiziniz. R_g direncinin değerini ölçünüz. Kazancı hesaplayınız.
5. Şekil 4.15' deki devrede R_g $10 k\Omega$ ' lık pot, $C = 100$ nF seçiniz ve giriş işaretini $f = 1$ kHz ve $V_g = 50$ mVp olacak şekilde ayarlayınız. Giriş çıkış işaretini aynı anda gözleyiniz ve çiziniz. R_g direncinin değerini ölçünüz. Kazancı hesaplayınız.
6. Op-amp' ı $10 V$ ' luk simetrik besleme ile besleyiniz. Terslemeyen girişi toprağa bağlayınız. Diğer girişe $5mVp$ ve $f = 1$ kHz' lik sinüs işareti uygulayınız. Op-Amp çıkışını ve girişini OSC' da gözleyiniz.

DENEY NO: 6

Deney-6

OPAMP'LI AKTİF FİLTRE UYGULAMASI

DENEYİN AMACI: 1. dereceden alçak geçiren filtre, yüksek geçiren filtre ve 2. dereceden bant geçiren filtrelerin aktif elemanlar ile gerçekleştirilmesi.

DENEY MALZEMESİ: Opamp: 1 x LM324

Direnç: 2 x 15k Ω , 2 x 7.5k Ω

Kapasite: 2 x 10 nF, 2 x 4.7 nF

6.1. ÖN BİLGİ: Elektrik devrelerinde çok kullanışlı yapılar olan analog devrelerin başında filtreler gelir. Filtre yapıları elektriksel işaretlerin frekans spektrumlarına biçim vermek amacıyla kullanılan devrelerdir. Pasif R, L, C elemanlarıyla gerçekleştirilen bu devreler aynı zamanda aktif elemanlarla (transistör, opamp vs.) birlikte sadece R veya C elemanları veya bunların her üçünü birden kullanarak da gerçekleştirilebilir. Filtreler elektronik ve haberleşme sistemlerinde oldukça geniş bir uygulama alanı bulmaktadır. Özellikle, sisteme uygulanan frekanslardan yalnızca istenenlerinin geçirilmesi amacıyla kullanılırlar. Gerçeklenen transfer fonksiyonunun frekansla değişimine bağlı olarak alçak geçiren, yüksek geçiren, bant geçiren, bant söndüren türden filtreler söz konusudur. Kesim frekansı, kalite faktörü, geçirme bandı kazancı ise önemli filtre parametrelerindedir. Pasif filtrelerde direnç, kapasite ve bobin kullanılır. RC filtrelerinde transfer fonksiyonunun kökleri reel olur. Bu tip filtrelerde değer katsayısının küçük olduğu görülür. Büyük kalite faktörü elde edilmek istendiğinde LC filtreleri kullanmak daha uygun olur. Ancak düşük frekanslarda gerekli bobin indüktanslarının büyük olması gerekeceğinden hem devrenin kapladığı alan hem de maliyet artar. Bu nedenle düşük frekanslarda daha çok aktif filtreler tercih edilir. Aktif filtrelerin en önemli avantajları küçük ve hafif olmalarıdır. Ayrıca güvenilirlikleri yüksek, seri üretim nedeniyle ucuz ve küçük boyutları nedeniyle de parazitleri düşüktür. Buna karşın, aktif elemanın sonlu bant genişliği nedeniyle erişilebilecek kutup frekansları sınırlıdır. Ayrıca filtre karakteristiğinin keskinliğini belirleyen kalite faktörü ile kutup frekansı ters orantılıdır. Dolayısıyla optimum bir çözümün bulunması söz konusudur. Bunun dışında aktif filtrelerde, karakteristiklerinin eleman değerlerindeki değişimlere duyarlılığı daha yüksektir ve aktif eleman nedeniyle ayrıca bir besleme devresi gerektirirler.

6.1.1. Filtre Türünün Tespiti

Genel olarak filtre transfer fonksiyonlarının limitini $s \rightarrow \infty$ ve $s \rightarrow 0$ için alarak ne tür filtreye ait oldukları bulunabilir. AGF'nin transfer fonksiyonunu limit işlemi uygulanırsa;

$$\lim_{s \rightarrow 0} H_{AGF}(s) = \lim_{s \rightarrow 0} \frac{K}{s + \omega_c} = \frac{K}{0 + \omega_c} = A$$

$$\lim_{s \rightarrow \omega_c} H_{AGF}(s) = \lim_{s \rightarrow \omega_c} \frac{K}{s + \omega_c} = \frac{K}{\omega_c + \omega_c} = 0.707A$$

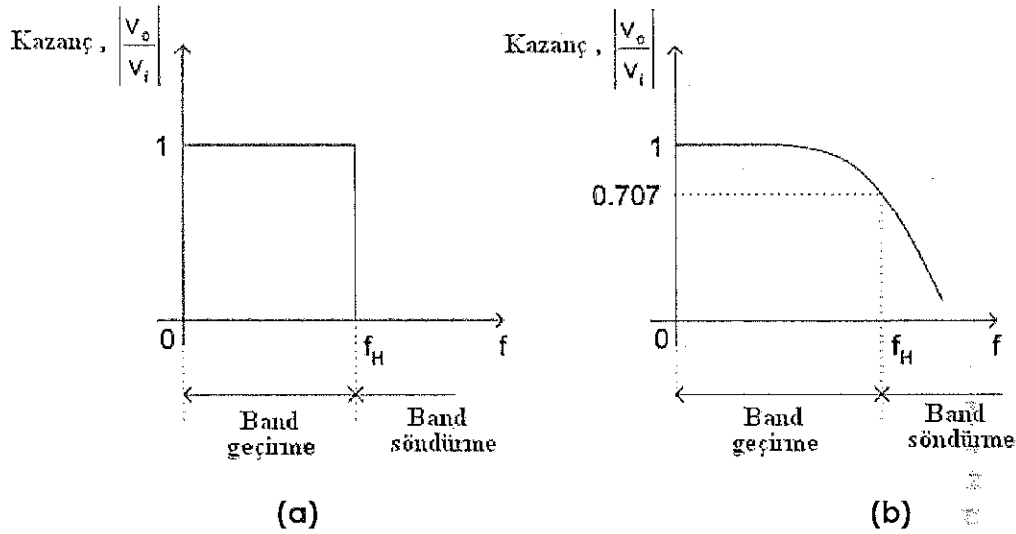
$$\lim_{s \rightarrow \infty} H_{AGF}(s) = \lim_{s \rightarrow \infty} \frac{K}{s + \omega_c} = \frac{K}{\infty + \omega_c} = 0$$

Burada A filtrenin maksimum kazancıdır. Limit işleminden görüldüğü gibi yüksek frekanslarda filtrenin kazancı sıfır olmakta, düşük frekanslarda ise maksimum kazanca ulaşmaktadır. Diğer filtrelerin transfer fonksiyonlarına basit bir limit işlemi ile analiz edilebilir.

6.1.2. Filtre Karakteristikleri

6.1.2.a. Alçak Geçiren Filtre Karakteristikleri

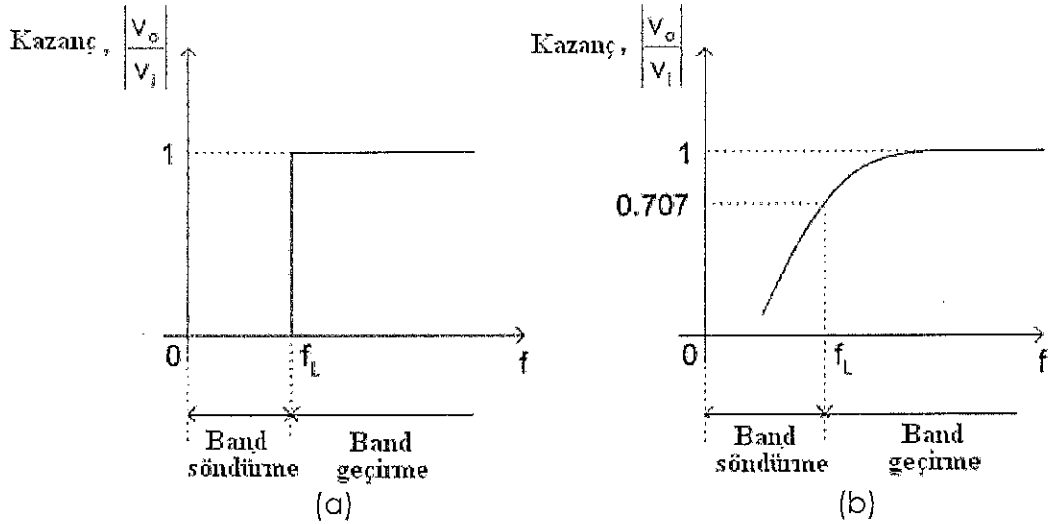
Alçak geçiren filtre yapısında 0 Hz ile kesim frekansı (f_H) arasında sabit bir kazanç vardır (genellikle birim kazanç). Kesim frekansında, alçak frekans kazancı 3 dB azalır. 0 Hz ile kesim frekansı (f_H) arasındaki frekanslar bant geçirme frekansı, f_H 'dan büyük frekanslar ise bant söndürme frekansıdır. Bant söndürme frekansında kazanç oldukça azalır.



Şekil 6.1. Alçak Geçiren Filtre Karakteristikleri
a) İdeal Filtre b) Pratik Filtre

6.1.2.b. Yüksek Geçiren Filtre Karakteristikleri

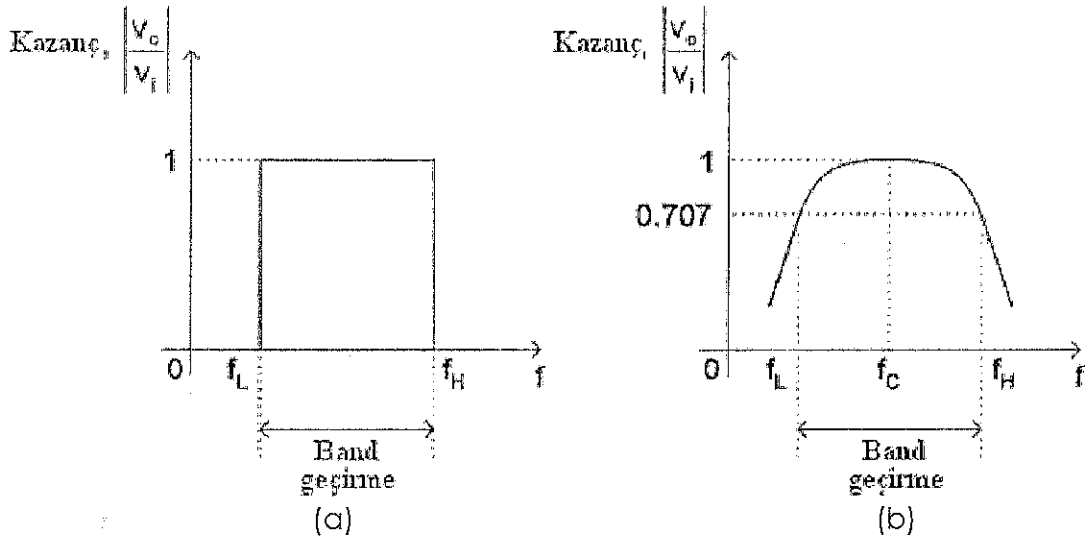
Yüksek geçiren filtre yapısında kesim frekansından (f_L) daha büyük frekanslarda sabit bir kazanç vardır (genellikle birim kazanç). Kesim frekansında, yüksek frekans kazancı 3dB azalır. 0 Hz ile kesim frekansı (f_L) arasındaki frekanslar bant söndürme frekansı, f_L 'den büyük frekanslar ise bant geçirme frekansıdır. Bant söndürme frekansında kazanç oldukça azalır.



Şekil 6.2 Yüksek Geçiren Filtre Karakteristikleri.
a) İdeal Filtre b) Pratik Filtre

6.1.2.c. Bant Geçiren Filtre Karakteristikleri

Bant geçiren filtre, sadece belirli frekans aralığını geçirir, diğerlerini söndürür. Bant geçirme aralığı, kesim frekansları (f_H , f_L) arasında kalan bölgeyi ifade eder. Filtrenin bant genişliği ($\beta = f_H - f_L$) olarak ifade edilir.



Şekil 6.3 Bant Geçiren Filtre Karakteristikleri
a) İdeal Filtre b) Pratik Filtre

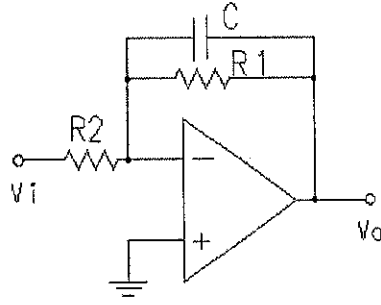
6.1.3. Filtre Transfer Fonksiyonları ve Devrelerinin Analizi

6.1.3.a 1.Dereceden Alçak Geçiren Filtre

Birinci dereceden alçak geçiren filtrenin transfer fonksiyonu aşağıda verilmiştir.

$$H_{AGF}(s) = \frac{K}{s + w_c}$$

Burada K kazanç, w_c AGF'nin kesim frekansıdır. Şekil 6.4'de verilen alçak geçiren filtrenin analizi yapıлып, transfer fonksiyonu devre elemanlarına bağlı olarak elde edilmiştir.



Şekil 6.4. Birinci Derece Alçak Geçiren Filtre

$$\frac{V_o}{V_i}(s) = -\frac{\frac{1}{R_2 C}}{s + \frac{1}{R_1 C}}$$

Burada K ve ω_c eşitlikleri bulunabilir.

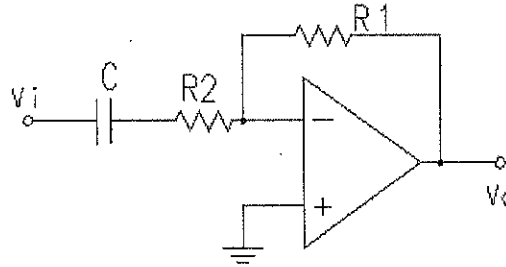
$$K = \frac{1}{R_2 C} \quad \omega_c = \frac{1}{R_1 C}$$

6.1.3.b 1.Dereceden Yüksek Geçiren Filtre

Birinci dereceden yüksek geçiren filtrenin transfer fonksiyonu aşağıda verilmiştir.

$$H_{YGF}(s) = K \frac{s}{s + \omega_c}$$

Burada K kazanç, ω_c YGF'nin kesim frekansıdır. Şekil 6.5'de verilen alçak geçiren filtrenin analizi yapıлып, transfer fonksiyonu devre elemanlarına bağlı olarak elde edilmiştir.



Şekil 6.5 Birinci Derece Yüksek Geçiren Filtre

$$\frac{V_o}{V_i}(s) = -\frac{R_1}{R_2} \frac{s}{s + \frac{1}{R_2 C}}$$

Burada K ve ω_c eşitlikleri bulunabilir.

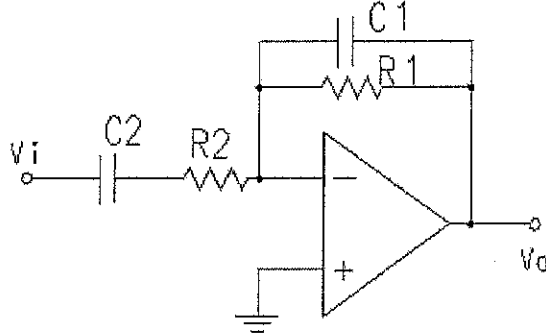
$$K = \frac{R_1}{R_2} \quad \omega_c = \frac{1}{R_2 C}$$

6.1.3.c. Bant Geçiren Filtre

İkinci derece bir bant geçiren filtrenin genel ifadeyle transfer fonksiyonu aşağıda verilmiştir.

$$\frac{V_o}{V_i}(s) = -\frac{R_1}{R_2} \frac{s}{s + \frac{1}{R_2 C}}$$

Burada K kazanç, β bant genişliği ve ω_0 BGF'nin merkez frekansıdır. Bant genişliği $\beta = \omega_0/Q$ olarak tanımlıdır. Burada Q kalite faktörüdür. Kalite faktörü ne kadar büyük olursa devrenin bant genişliği azalacak, kazancı artacaktır.



Şekil 6.6. Bant Geçiren Filtre

$$\frac{V_o}{V_i}(s) = -\frac{1}{R_2 C_1} \left[\frac{1}{s + \frac{1}{R_2 C_2}} \frac{s}{s + \frac{1}{R_1 C_1}} \right]$$

$$\frac{V_o}{V_i}(s) = -\frac{\frac{1}{R_2 C_1} s}{s^2 + \left(\frac{1}{R_2 C_2} + \frac{1}{R_1 C_1} \right) s + \frac{1}{R_1 R_2 C_1 C_2}}$$

Burada alt kesim frekansı (f_L), üst kesim frekansı (f_H) ve bant genişliği (β) aşağıdaki eşitlikler ile bulunabilir.

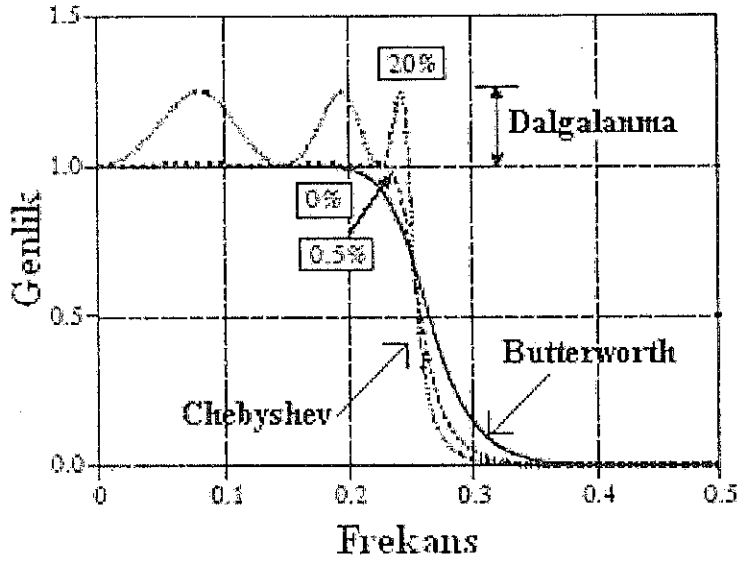
$$f_H = \frac{1}{2\pi R_1 C_1} \quad f_L = \frac{1}{2\pi R_2 C_2} \quad \beta = f_H - f_L$$

6.1.4. Filtre Tasarım Kriterleri

6.1.4.a Kazanç (Band-pass gain)

Aktif filtreler kullanılarak 1'den yüksek kazanç elde etmek mümkündür. Birçok aktif filtre yapısı filtrenin kazancını belirleyen kazanç katsayısı içerirler. Düz bant geçirme kazancına sahip filtreler sıklıkla kullanılır. Bu karakteristiğe sahip filtreler, Butterworth filtre olarak adlandırılır. Diğer bir sınıf olan Chebyshev

filtreler ise bant geçirme kazancında dalgalanmaya (ripple, overshoot) sebep olurlar.



Şekil 6.7. Butterworth vs. Chebyshev

6.1.4.b Kesim frekansları (Cut-off frequencies)

Kesim frekansları (f_H , f_L) filtre devresindeki kapasite ve direnç değerleri ile belirlenir.

6.1.4.c Frekans eğrisinin düşme eğimi (Roll-off rate)

Frekans eğrisinin düşme eğimi, filtre kazancının bant söndürme bölgesindeki değişim oranıdır. Bu oranın yüksek olması, frekans seçimini iyileştirmesini sağlar. Şekil 6.4'te de görüldüğü üzere Chebyshev filtre yapısında bu oran Butterworth filtre yapısına göre daha yüksektir. Frekans eğrisinin düşme eğimini, filtrenin derecesi belirler. Örneğin, 1. Derece filtrede 20dB/decade değerinde bir eğim varken, 2.derece bir filtrede bu değer 40dB/decade olur.

6.1.4.d Kalite Faktörü (Quality Factor)

Band geçiren filtreler için Q (kalite faktörü), merkez frekansın (f_o), band genişliğine (β) oranıdır.

$$Q = \frac{f_o}{\beta}$$

Alçak geçiren ve yüksek geçiren filtreler için Q , kutup kalitesini gösterir. Yüksek kalite faktörleri grafiksel olarak 0 dB çizgisi ile filtrenin kazanç cevabının tepe noktası arasındaki mesafe olarak gösterilebilir. Q en düşük 1 olarak seçilir.

6.2. Ön Hazırlık

1. Deneye gelmeden önce LM324 katalogunu inceleyiniz.

2. Şekil 6.8 ve şekil 6.9'da verilen devreleri simülasyon programlarıyla gerçekleyiniz.
3. AC analiz yapılarak alçak ve yüksek geçiren filtrelerin kesim frekansını ve maksimum çıkış genliğini, bant geçiren filtrenin merkez frekansını, bant genişliğini ve maksimum çıkış genliğini bulup not alınız.

6.3. Deneyin Yapılışı

1- Alçak Geçiren Filtre

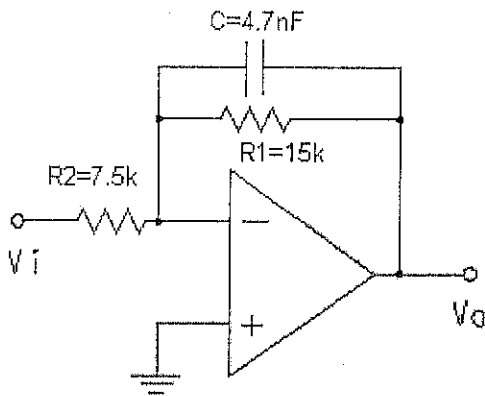
1. Şekil 6.8'de verilen 1. devreyi kurunuz.
2. Devrenin girişine $V_{in-p-p}=20mV$ uygulayınız. Devredeki Opamp'lar için besleme gerilimleri $\pm 12V$ 'dur.
3. Devrenin kesim frekansını bulunuz. Giriş işaretinin frekansını tabloda verilen değerlere göre ayarlayınız. Osiloskop ekranında gözlemlediğiniz değerlere göre Tablo 2.1'i doldurunuz.
4. Elde ettiğiniz değerlere göre kazanç(dB)-frekans eğrisini çiziniz (Şekil 6.10).

2- Yüksek Geçiren Filtre

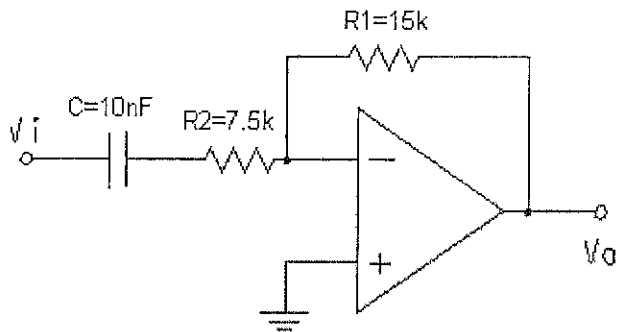
1. Şekil 6.8'de verilen 2. devreyi kurunuz.
2. Devrenin girişine $V_{in-p-p}=20mV$ uygulayınız. Devredeki Opamp'lar için besleme gerilimleri $\pm 12V$ 'dur.
3. Devrenin kesim frekansını bulunuz. Giriş işaretinin frekansını tabloda verilen değerlere göre ayarlayınız. Osiloskop ekranında gözlemlediğiniz değerlere göre Tablo 2.2'yi doldurunuz.
4. Elde ettiğiniz değerlere göre kazanç(dB)-frekans eğrisini çiziniz (Şekil 6.11).

3- Band Geçiren Filtre

1. Şekil 6.9'de verilen devreyi kurunuz.
2. Devrenin girişine $V_{in-p-p}=20mV$ uygulayınız. Devredeki Opamp'lar için besleme gerilimleri $\pm 12V$ 'dur.
3. Devrenin merkez, alt ve üst kesim frekanslarını bulunuz. Giriş işaretinin frekansını tabloda verilen değerlere göre ayarlayınız. Osiloskop ekranında gözlemlediğiniz değerlere göre Tablo 2.3'ü doldurunuz.
4. Elde ettiğiniz değerlere göre kazanç(dB)-frekans eğrisini çiziniz (Şekil 6.12).

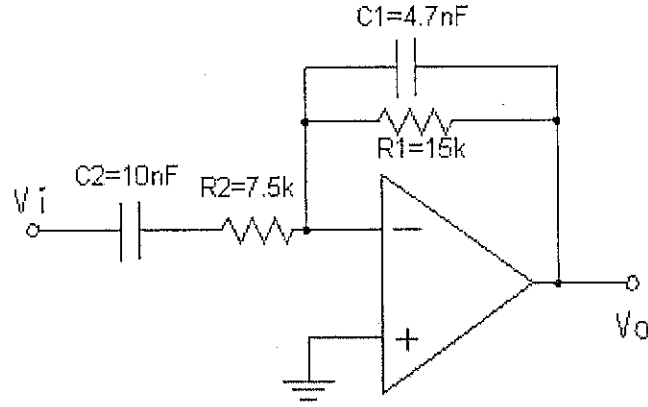


(a)
Şekil 6.8



(b)
Şekil 6.8

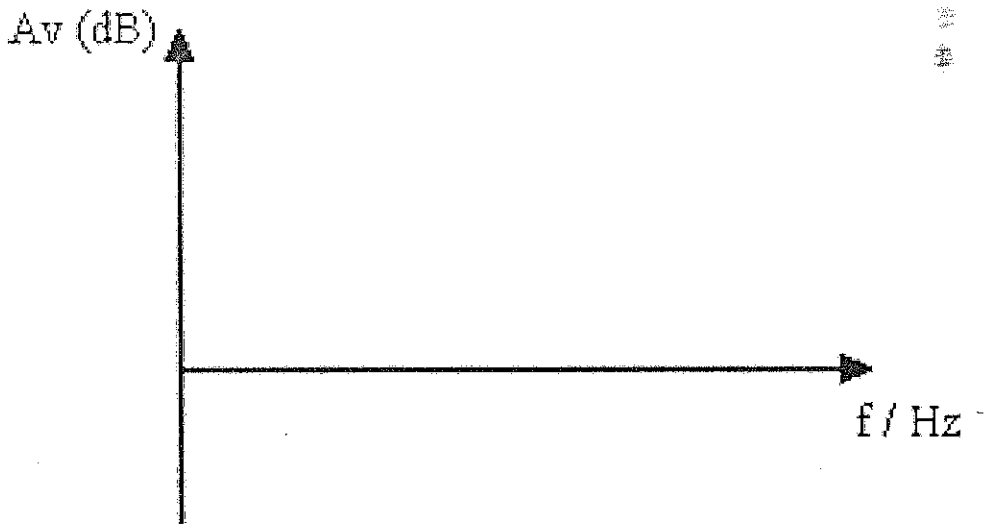
Şekil 6.8 (a) 1.Derece Alçak Geç. Filtre Dev. (b) 1.Derece Yüksek Geç. Filtre Dev.



Şekil 6.9. 2.Derece Bant Geçiren Filtre Devresi

Tablo 2.1 Alçak Geçiren Filtrenin Kazanç Frekans Eğrisi için Elde Edilen Değerler

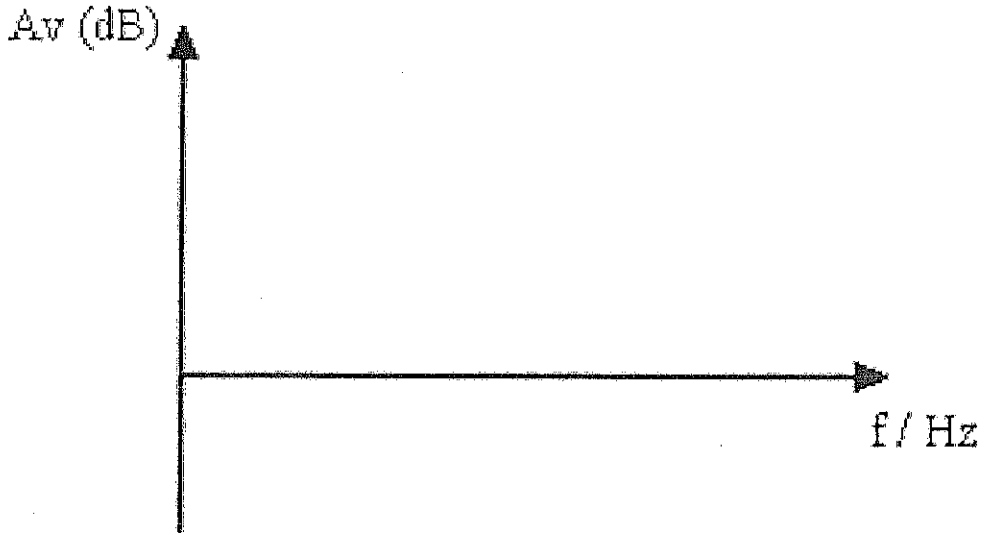
	Frekans (Hz)	V_o p-p	A_v	A_v (dB)
$0.5f_c$				
$0.8f_c$				
f_c				
$1.5f_c$				
$3f_c$				



Şekil 6.10. Alçak Geçiren Filtre için Kazanç(dB)-Frekans eğrisi

Tablo 6.2 Yüksek Geçiren Filtrenin Kazanç Frekans Eğrisi için Elde Edilen Değerler

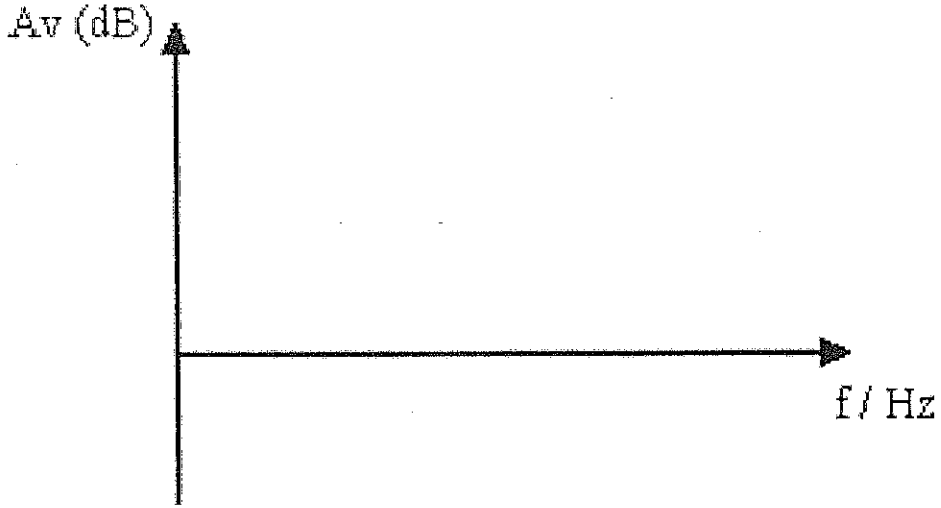
	Frekans (Hz)	V_o p-p	A_v	A_v (dB)
	$0.5f_c$			
	$0.8f_c$			
	f_c			
	$1.5f_c$			
	$3f_c$			



Şekil 6.11. Yüksek Geçiren Filtre için Kazanç(dB)-Frekans eğrisi

Tablo 6.3 Bant Geçiren Filtrenin Kazanç Frekans Eğrisi için Elde Edilen Değerler

	Frekans (Hz)	V_o p-p	A_v	A_v (dB)
	$0.8f_L$			
	f_L			
	f_o			
	f_H			
	$1.5f_H$			



Şekil 6.12. Band Geçiren Filtre için Kazanç(dB)-Frekans eğrisi

6.4. Rapora Eklenecekler

1. Pasif ve aktif filtre devrelerinin birbirlerine göre avantaj ve dezavantajlarını sıralayınız.
2. Endüktans elemanının özelliklerini sıralayarak devre içinde kullanımının avantajları ve dezavantajlarını belirtiniz.
3. Alçak geçiren filtre devrelerinin uygulama alanlarını araştırınız.
4. Bant geçiren filtre devrelerinin uygulama alanlarını araştırınız.
5. Bant söndüren filtre devrelerinin uygulama alanlarını araştırınız.
6. Yüksek dereceli alçak geçiren elde etmek için daha düşük dereceli alçak geçiren filtreler nasıl bağlanabilir?
7. Alçak geçiren filtre kullanarak bant geçiren filtre elde etmek için ne yapılmalıdır, açıklayınız.
8. İdeal bir Opamp'ın giriş ve çıkış dirençleri nedir?
9. Opamp kullanarak integratör ve türev alıcı yapıları tasarlayınız. Transfer fonksiyonlarını belirtiniz.

DENEY NO: 7

GERİ BESLEMELİ KUVVETLENDİRİCİLER

DENEYİN AMACI:

1. Kuvvetlendiricinin açık ve kapalı çevrim kazancını ölçmek.
2. Kuvvetlendiricinin geri-besleme varken ve yokken bant-genişliğini ölçmek.
3. Geri-beslemenin kuvvetlendiricinin bant-genişliği üzerindeki etkisini incelemek.

DENEY MALZEMESİ: 2 adet 2N2222 npn Silikon transistör veya eşleniği

DC güç kaynağı (15 V)

Analog işaret üretici (100 mV t-t, 10 KHz)

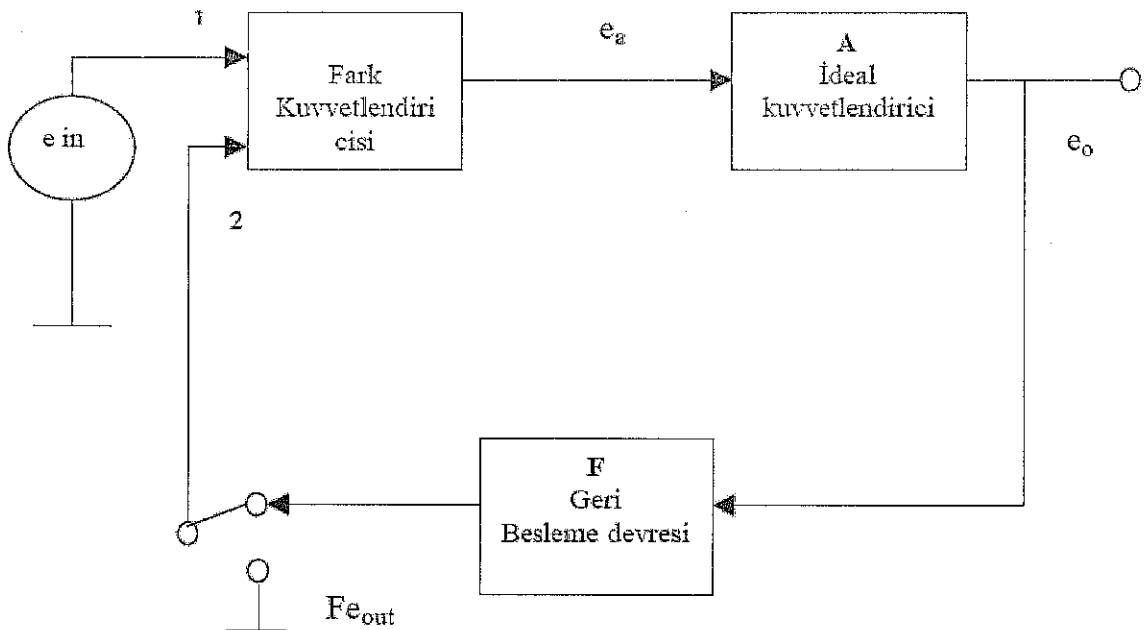
Dirençler: 1-150 K Ω , 1-47 K Ω , 2-22 K Ω , 1-4.7 K Ω , 1-2.2 K Ω , 2-1 K Ω

Kondansatörler: 1- 22 μ F, 1-0.47 μ F (25 V'luk)

Çift ışınli osiloskop

7.1. ÖN BİLGİ:

Aktif elemanlar, tam olarak belirlenmemiş veya sıcaklığa bağlı bazı parametrelerle ifade edilen bir karakteristik gösterirler. Örneğin transistörlerde kolektörden base'e doğru oluşan akım kazancı, aynı eleman numarasına sahip olmasına rağmen, bir transistörden diğerine farklılık göstermektedir. Bu akım kazancı, elemanın kendi parametrelerine ve ortam sıcaklığına bağlı olarak değişmektedir. FET için de aynı şeyleri söylemek mümkündür. Bunlardan ötürü, bu elemanları kullanarak yapılan kuvvetlendiricilerin tasarımı sırasında, çıkışta istenen kazancı elde etmek için, transistor parametrelerinin kazanç üzerindeki etkisini azaltacak bir yöntem başvurulmalıdır. Bunun yanında direnç, kondansatör, bobin gibi pasif devre elemanlarını içinde bulunduran devreler, sabit bir değerde kalacak hassasiyette üretilmektedirler. Fakat diğer taraftan bu söz konusu pasif devreler, kazanç sağlama yeteneğine sahip değildirler. Sabit bir kazanç elde edebileceğimiz kuvvetlendiricilerin tasarımında, pasif devre elemanlarının hassasiyeti ile aktif devre elemanlarının kazanç oluşturma özelliklerini birleştirilerek istenen sonuca varabiliriz. Bu sebepten geri besleme birçok devrede kullanılır. İdeal bir geri beslemeli kuvvetlendirici devresi için Şekil 7.1'e bakınız.



Şekil 7.1

Hassasiyeti yakalamamanın yanında kuvvetlendiricilerde geri beslemenin daha önemli yararları vardır. Örneğin, negatif geri besleme bant-genişliğini artırır; giriş ve çıkış direncini kontrol eder; çıkış işaretindeki bozulmaları azaltır. Şekil 7.1'deki negatif geri beslemeli kuvvetlendiricinin blok diyagramında, çıkışta 1 ve 2 nolu girişlerin farkı alınmaktadır. Eğer 2 nolu giriş toprağa bağlanırsa, kuvvetlendiricinin çıkışından girişine ulaşan işaret aşağıdaki gibidir:

$$E_a = e_{in} - 0 = e_{in}$$

Açık çevrim kazancı G_o , A kazancına sahip ideal bir kuvvetlendirici için aşağıdaki formülle bulunur:

$$G_o = \frac{e_{out}}{e_{in}} = \frac{e_{out}}{e_a} = A$$

Geri besleme devresi ile fark devresi arasındaki anahtar kapatılırsa, çıkış işaretinin bir kısmı giriş işaretinden çıkarılır. Geri-besleme devresinin kazancı F, normalde 1'den küçüktür. İdeal olarak kabul edilen kuvvetlendiricide ulaşan işaret bundan dolayı azalmış olacaktır.

$$e_a = e_{in} - Fe_{out}$$

Çıkış gerilimi, açık çevrim değerinden daha küçük olacaktır. Çıkış gerilimi aşağıdaki formül kullanılarak hesaplanabilir:

$$e_o = A(e_{in} - Fe_{out}) = G e_{in}$$

Kapalı çevrim kazancı ise aşağıdaki gibi hesaplanır.

$$G = \frac{e_{out}}{e_{in}} = \frac{A}{1 + AF}$$

Negatif geri beslemede, kapalı çevrim kazancı G her zaman açık çevrim kazancı G_o 'dan daha küçüktür. Açık çevrimde e_m işareti e_{in} işaretine eşittir ve çıkış işaretine bakmaksızın sabit kalır. Çıkış, A ile doğru orantılı olarak değişir. Bu yüzden sıcaklık değişimleri veya elektronik malzemenin değişimi, çıkış gerilimini oldukça etkiler. Kapalı çevrimde ise, ideal kuvvetlendiricinin girişinde ulaşan e_m işareti aşağıdaki gibi hesaplanır:

$$e_m = e_{in} - Fe_{out}$$

Çıkış gerilimi yine A cinsinden yazılır. Eğer kazanç artarsa, çıkış gerilimi de artacaktır. Ancak e_{out} arttıkça e_m azalmaktadır.

7.1.1 Bant Genişliğinin Artması

Geri besleme, açık çevrim kuvvetlendiricisine göre geri beslemeli kuvvetlendiricinin bant genişliğini artırmaktadır. Şekil 7.1'deki negatif geri beslemeli kuvvetlendiricide, ideal kuvvetlendiricinin W' bant genişliğine sahip olduğunu var sayalım.

$$A = \frac{A_m}{1 + \frac{jW}{W'}}$$

A_m orta bant gerilim kazancıdır.

Öyleyse kazanç-bant genişliği çarpımı, $A_m W'$ ye eşit olacaktır.

Kapalı çevrim için 1 nolu eşitlikte, 2 nolu eşitliği yerine koyarsak; sonuçta G 'yi frekansa bağımlı olarak buluruz.

$$\frac{A}{1 + AF} = \frac{\frac{A_m}{1 + (jw/w')}}{1 + \frac{A_m F}{1 + j(w/w')}}}$$

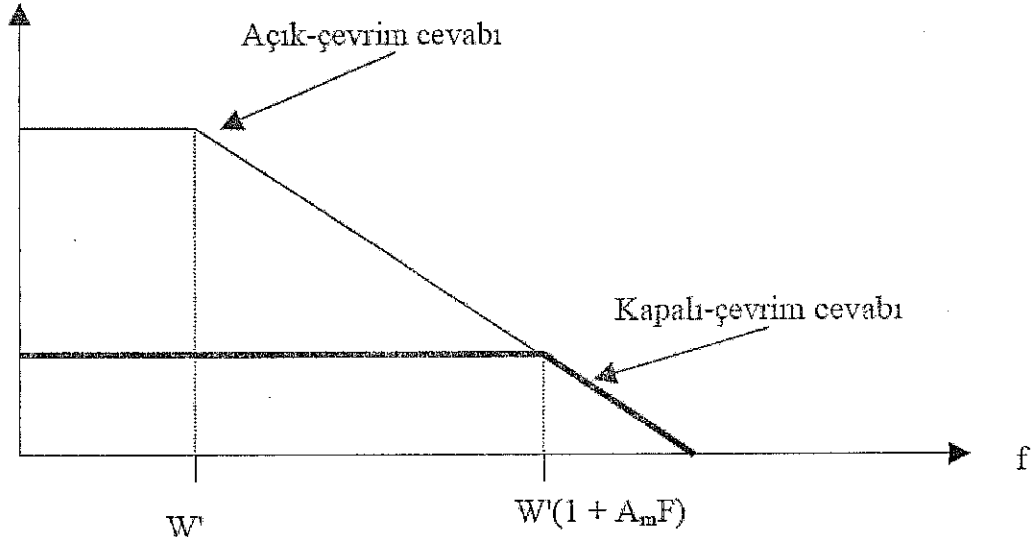
Ara işlemlerden sonra;

$$G = \frac{A_m}{1 + A_m F} = \frac{1}{1 + j[w/w'(1 + A_m F)]}$$

Elde edilir.

Gerri besleme varken bant genişliği, açık çevrime göre $W'(1 + A_m F)$ oranında artmakta; fakat bunun yanında yine aynı oranda kazanç azalmaktadır. Kazanç-bant genişliği çarpımı sabit olduğuna göre, kazanç ve bant genişliği ters orantılı olarak değişmektedir. Şekil 7.2 'de açık ve kapalı çevrim frekans cevapları gösterilmiştir.

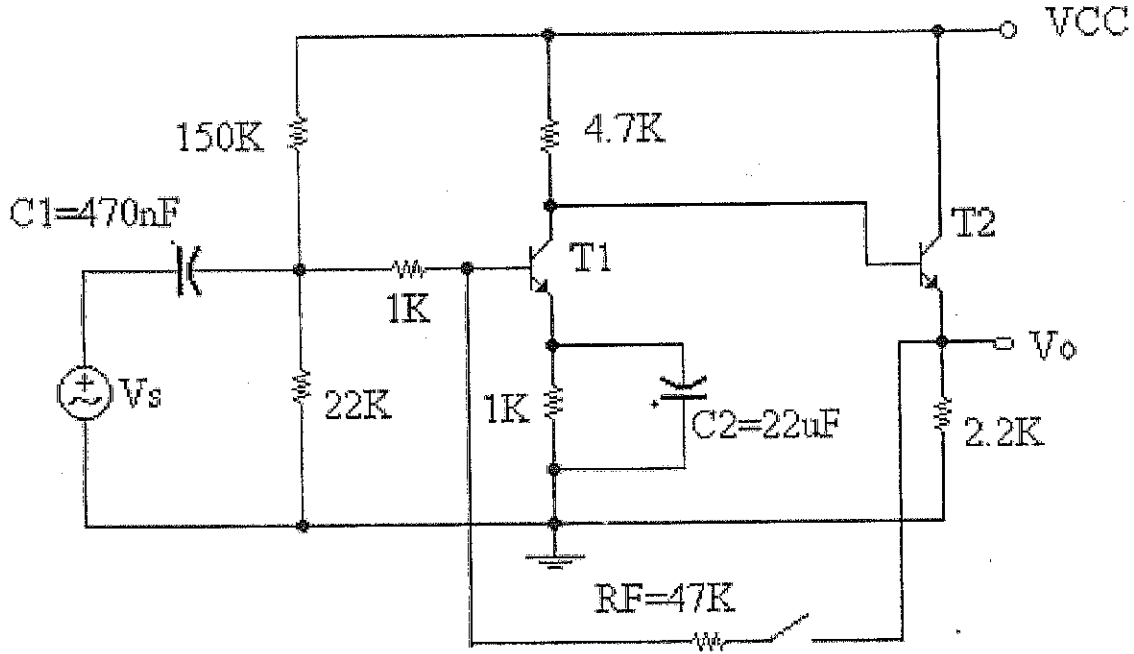
Kazanç, dB



Şekil 7.2

7.2. Deneyin Yapılışı

1. Şekil 7.3'deki devreyi kurunuz.



Şekil 7.3

2. S anahtarı açıkken çıkış gerilimini ölçüp, kuvvetlendiricinin açık-çevrim kazancını hesaplayınız.
3. S anahtarını kapatınız. Çıkış gerilimini ölçüp, kuvvetlendiricinin kapalı-çevrim kazancını hesaplayınız.
4. Geri besleme direncini $R_F = 47 \text{ K}\Omega$ yapınız ve T_1 transistörünü β 'sı çok farklı olan bir başka transistör ile yer değiştiriniz. İşlem basamakları 2 ve 3'ü tekrarlayınız.
5. Geri besleme yokken, kuvvetlendiricinin üst kesim frekansını belirleyiniz.
6. Geri besleme direncini devreye tekrar takınız ve kuvvetlendiricinin üst kesim frekansını belirleyiniz. $R_F = 47 \text{ K}\Omega$ ve $R_F = 22 \text{ K}\Omega$ için işlemi tekrarlayınız.
7. T_1 transistörünü bir havayla transistöre değmeden ısıtınız. Isıtma işlemi açık ve kapalı çevrim için tekrarlayıp; açık ve kapalı çevrim çıkış gerilimlerdeki değişimleri gözlemleyiniz. Kapalı çevrim ölçümlerini $R_F = 47 \text{ K}\Omega$ ve $R_F = 22 \text{ K}\Omega$ için ayrı ayrı gerçekleştirip, değerleri Tablo 1 'e kaydediniz.

7.3. RAPOR SORULARI

1. Kuvvetlendiricinin küçük işaret modelini çiziniz.
2. Açık-çevrim gerilim kazancını hesaplayınız ve deney sonuçları ile karşılaştırınız.
3. Kapalı-çevrim gerilim kazancını hesaplayınız ve deney sonuçları ile karşılaştırınız.
4. Geri besleme varken ve yokken, kuvvetlendiricinin bant genişliğinin nasıl değiştiğini yorumlayınız.
5. Sıcaklık değişimine karşılık, her iki durumda (açık ve kapalı çevrimde) kazancın değişimini yorumlayınız.

TABLO 1

	Açık-çevrim		Kapalı - çevrim			
	Ölçülen	Hesaplanan	Ölçülen	Hesaplanan	Ölçülen	Hesaplanan
$\frac{V_o}{V_{in}}$						
Üst kesim Frekansı, f_H						
Bant-genişliği						

EK-1: ÖNEMLİ KATALOGLAR

1. BC237/238/239



BC237/238/239

Switching and Amplifier Applications

- Low Noise: BC239



TO-92
1. Collector 2. Base 3. Emitter

NPN Epitaxial Silicon Transistor

Absolute Maximum Ratings $T_a=25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Value	Units
V_{CES}	Collector-Emitter Voltage	: BC237	50
		: BC238/239	30
V_{CEO}	Collector-Emitter Voltage	: BC237	45
		: BC238/239	25
V_{EBO}	Emitter-Base Voltage	: BC237	6
		: BC238/239	5
I_C	Collector Current (DC)	100	mA
P_C	Collector Power Dissipation	500	mW
T_j	Junction Temperature	150	$^\circ\text{C}$
T_{STG}	Storage Temperature	-55 ~ 150	$^\circ\text{C}$

Electrical Characteristics $T_a=25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Units
BV_{CEO}	Collector-Emitter Breakdown Voltage	$I_C=2\text{mA}, I_B=0$: BC237	45		V
			: BC238/239	25		V
BV_{EBO}	Emitter Base Breakdown Voltage	$I_E=1\mu\text{A}, I_C=0$: BC237	6		V
			: BC238/239	5		V
I_{CES}	Collector Cut-off Current	$V_{CE}=50\text{V}, V_{BE}=0$ $V_{CE}=30\text{V}, V_{BE}=0$: BC237	0.2	15	nA
			: BC238/239	0.2	15	nA
h_{FE}	DC Current Gain	$V_{CE}=5\text{V}, I_C=2\text{mA}$	120		800	
$V_{CE}(\text{sat})$	Collector-Emitter Saturation Voltage	$I_C=10\text{mA}, I_B=0.5\text{mA}$ $I_C=100\text{mA}, I_B=5\text{mA}$		0.07	0.2	V
				0.2	0.8	V
$V_{BE}(\text{sat})$	Collector-Base Saturation Voltage	$I_C=10\text{mA}, I_B=0.5\text{mA}$ $I_C=100\text{mA}, I_B=5\text{mA}$		0.73	0.83	V
				0.87	1.05	V
$V_{BE}(\text{on})$	Base-Emitter On Voltage	$V_{CE}=5\text{V}, I_C=2\text{mA}$	0.55	0.62	0.7	V
f_T	Current Gain Bandwidth Product	$V_{CE}=3\text{V}, I_C=0.5\text{mA}, f=100\text{MHz}$ $V_{CE}=5\text{V}, I_C=10\text{mA}, f=100\text{MHz}$		85		MHz
				150	250	MHz
C_{ob}	Output Capacitance	$V_{CB}=10\text{V}, I_E=0, f=1\text{MHz}$		3.5	6	pF
C_{ib}	Input Base Capacitance	$V_{EB}=0.5\text{V}, I_C=0, f=1\text{MHz}$		8		pF
NF	Noise Figure	$V_{CE}=5\text{V}, I_C=0.2\text{mA},$ $f=1\text{kHz}, R_G=2\text{K}\Omega$ $V_{CE}=5\text{V}, I_C=0.2\text{mA}$ $R_G=2\text{K}\Omega, f=30\sim 15\text{kHz}$: BC237/238	2	10	dB
			: BC239		4	dB
			: BC239		4	dB

h_{FE} Classification

Classification	A	B	C
h_{FE}	120 ~ 220	180 ~ 460	360 ~ 800

2. LM 324

FAIRCHILD
SEMICONDUCTOR*

www.fairchildsemi.com

LM2902, LM324/LM324A, LM224/ LM224A

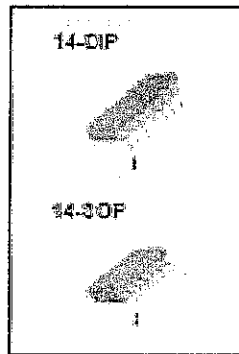
Quad Operational Amplifier

Features

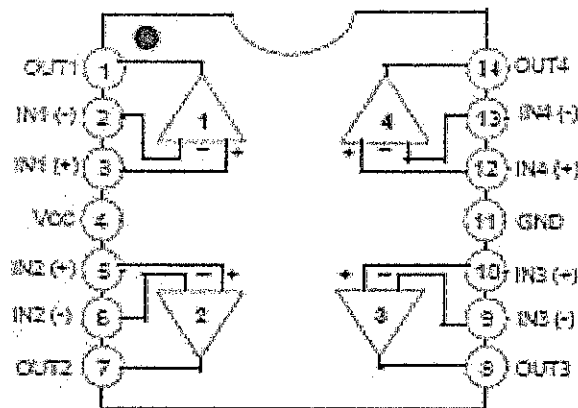
- Internally Frequency Compensated for Unity Gain
- Large DC Voltage Gain: 100dB
- Wide Power Supply Range:
LM224/LM224A, LM324/LM324A: 3V-33V (or ± 1.5 ~ 15V)
LM2902: 3V-26V (or ± 1.5 ~ 13V)
- Input Common Mode Voltage Range Includes Ground
- Large Output Voltage Swing: 0V to $V_{CC} - 1.5V$
- Power Drain Suitable for Battery Operation

Description

The LM324/LM324A, LM2902, LM224/LM224A consist of four independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide voltage range. Operation from split power supplies is also possible so long as the difference between the two supplies is 3 volts to 32 volts. Application areas include transducer amplifier, DC gain blocks and all the conventional OP-AMP circuits which now can be easily implemented in single power supply systems.



Internal Block Diagram



Rev. 1.0.3

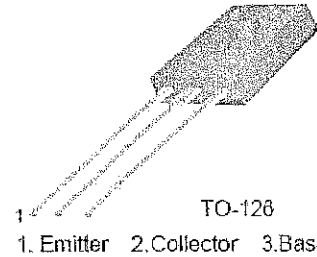
3. BD 135

FAIRCHILD
SEMICONDUCTOR™

BD135/137/139

Medium Power Linear and Switching Applications

- Complement to BD136, BD138 and BD140 respectively



NPN Epitaxial Silicon Transistor

Absolute Maximum Ratings $T_C=25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Value	Units
V_{CBO}	Collector-Base Voltage : BD135	45	V
	: BD137	60	V
	: BD139	80	V
V_{CEO}	Collector-Emitter Voltage : BD135	45	V
	: BD137	60	V
	: BD139	80	V
V_{EBO}	Emitter-Base Voltage	5	V
I_C	Collector Current (DC)	1.5	A
I_{CP}	Collector Current (Pulse)	3.0	A
I_B	Base Current	0.5	A
P_C	Collector Dissipation ($T_C=25^\circ\text{C}$)	12.5	W
P_C	Collector Dissipation ($T_a=25^\circ\text{C}$)	1.25	W
T_J	Junction Temperature	150	$^\circ\text{C}$
T_{STG}	Storage Temperature	-55 ~ 150	$^\circ\text{C}$

Electrical Characteristics $T_C=25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Units	
$V_{CE0(sus)}$	Collector-Emitter Sustaining Voltage : BD135	$I_C = 30\text{mA}, I_B = 0$	45			V	
	: BD137		60			V	
	: BD139		80			V	
I_{CBO}	Collector Cut-off Current	$V_{CB} = 30\text{V}, I_E = 0$			0.1	μA	
I_{EBO}	Emitter Cut-off Current	$V_{EB} = 5\text{V}, I_C = 0$			10	μA	
h_{FE1}	DC Current Gain : ALL DEVICE	$V_{CE} = 2\text{V}, I_C = 5\text{mA}$	25				
h_{FE2}			: ALL DEVICE	25			
h_{FE3}				: BD135	40		250
		: BD137, BD139	40		160		
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	$I_C = 500\text{mA}, I_B = 50\text{mA}$			0.5	V	
$V_{BE(on)}$	Base-Emitter ON Voltage	$V_{CE} = 2\text{V}, I_C = 0.5\text{A}$			1	V	

h_{FE} Classification

Classification	6	10	16
h_{FE3}	40 ~ 100	63 ~ 160	100 ~ 250

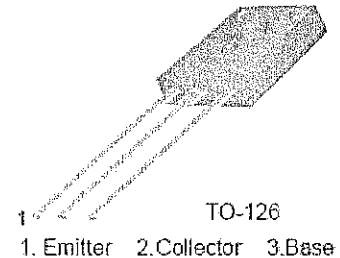
4. BD 136

FAIRCHILD
SEMICONDUCTOR™

BD136/138/140

Medium Power Linear and Switching Applications

- Complement to BD135, BD137 and BD139 respectively



PNP Epitaxial Silicon Transistor

Absolute Maximum Ratings $T_C=25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Value	Units
V_{CB0}	Collector-Base Voltage : BD136	-45	V
	: BD138	-60	V
	: BD140	-80	V
V_{CEO}	Collector-Emitter Voltage : BD136	-45	V
	: BD138	-60	V
	: BD140	-80	V
V_{EBO}	Emitter-Base Voltage	-5	V
I_C	Collector Current (DC)	-1.5	A
I_{CP}	Collector Current (Pulse)	-3.0	A
I_B	Base Current	-0.5	A
P_C	Collector Dissipation ($T_C=25^\circ\text{C}$)	12.5	W
P_C	Collector Dissipation ($T_a=25^\circ\text{C}$)	1.25	W
T_J	Junction Temperature	150	$^\circ\text{C}$
T_{STG}	Storage Temperature	-55 ~ 150	$^\circ\text{C}$

Electrical Characteristics $T_C=25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Units		
$V_{CEO(sus)}$	* Collector-Emitter Sustaining Voltage : BD136	$I_C = -30\text{mA}, I_B = 0$	-45			V		
	: BD138						-60	V
	: BD140						-80	V
I_{CBO}	Collector Cut-off Current	$V_{CB} = -30\text{V}, I_E = 0$			-0.1	μA		
I_{EBO}	Emitter Cut-off Current	$V_{EB} = -5\text{V}, I_C = 0$			-10	μA		
h_{FE1}	* DC Current Gain	$V_{CE} = -2\text{V}, I_C = -5\text{mA}$	25					
h_{FE2}		$V_{CE} = -2\text{V}, I_C = -0.5\text{A}$	25					
h_{FE3}		$V_{CE} = -2\text{V}, I_C = -150\text{mA}$	40		250			
$V_{CE(sat)}$	* Collector-Emitter Saturation Voltage	$I_C = -500\text{mA}, I_B = -50\text{mA}$			-0.5	V		
$V_{BE(on)}$	* Base-Emitter ON Voltage	$V_{CE} = -2\text{V}, I_C = -0.5\text{A}$			-1	V		

* Pulse Test: PW=350 μs , duty Cycle=2% Pulsed

h_{FE} Classification

Classification	6	10	16
h_{FE3}	40 ~ 100	63 ~ 160	100 ~ 250

5. BC 108

Philips Semiconductors

Product specification

NPN general purpose transistors

BC107; BC108; BC109

FEATURES

- Low current (max. 100 mA)
- Low voltage (max. 45 V).

APPLICATIONS

- General purpose switching and amplification.

DESCRIPTION

NPN transistor in a TO-18; SOT15 metal package.
PNP complement: BC177.

PINNING

PIN	DESCRIPTION
1	emitter
2	base
3	collector, connected to the case

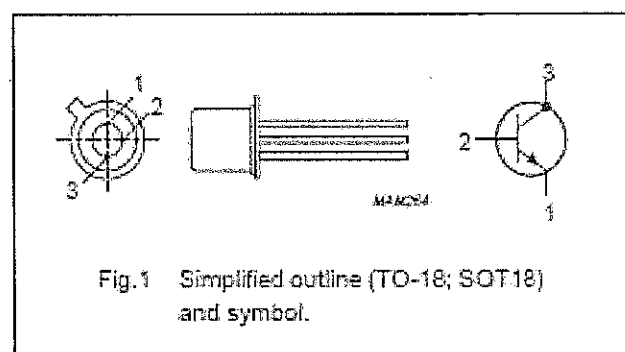


Fig. 1 Simplified outline (TO-18; SOT18) and symbol.

QUICK REFERENCE DATA

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V_{CS0}	collector-base voltage	open emitter			
	BC107		—	50	V
	BC108; BC109		—	30	V
V_{CE0}	collector-emitter voltage	open base			
	BC107		—	45	V
	BC108; BC109		—	20	V
I_{CM}	peak collector current		—	200	mA
P_{tot}	total power dissipation	$T_{amb} \leq 25^\circ\text{C}$	—	300	mW
h_{FE}	DC current gain	$I_C = 2\text{ mA}; V_{CE} = 5\text{ V}$			
	BC107		110	450	
	BC108		110	500	
	BC109		200	800	
f_T	transition frequency	$I_C = 10\text{ mA}; V_{CE} = 5\text{ V}; f = 100\text{ MHz}$	100	—	MHz

6. 2N2222

Philips Semiconductors

Product specification

NPN switching transistors

2N2222; 2N2222A

FEATURES

- High current (max. 800 mA)
- Low voltage (max. 40 V).

APPLICATIONS

- Linear amplification and switching.

DESCRIPTION

NPN switching transistor in a TO-18 metal package.
PNP complement: 2N2907A.

PINNING

PIN	DESCRIPTION
1	emitter
2	base
3	collector, connected to case

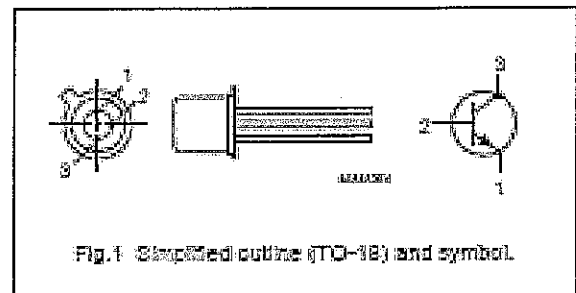


Fig. 1 Simplified outline (TO-18) and symbol.

QUICK REFERENCE DATA

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V_{CB0}	collector-base voltage	open emitter	—	60	V
	2N2222 2N2222A		—	35	V
V_{CE0}	collector-emitter voltage	open base	—	30	V
	2N2222 2N2222A		—	40	V
I_C	collector current (DC)		—	800	mA
P_{tot}	total power dissipation	$T_{amb} \leq 25^\circ\text{C}$	—	500	mW
h_{FE}	DC current gain	$I_C = 10\text{ mA}; V_{CE} = 10\text{ V}$	75	—	
f_T	transition frequency	$I_C = 20\text{ mA}; V_{CE} = 20\text{ V}; f = 100\text{ kHz}$	—	—	
	2N2222 2N2222A		250 300	—	MHz MHz
t_{off}	turn-off time	$I_{CE1} = 150\text{ mA}; I_{BE1} = 15\text{ mA}; I_{BE2} = -15\text{ mA}$	—	250	ns

Geri kalan katalogları (datasheet) internet üzerinden indirebilirsiniz. Bu katalogları laboratuarlara getirmenizi öneririz.